

Nanometrové rozměry

a hranice zmenšování

současných mikroelektronických struktur



- Přemístování náboje
 - Tranzistor, Ge a Si
 - MOSFET
 - Moorův zákon
-
- Nejmenší tranzistory
 - Napětí a deformace v heterostrukturách
 - Rozměry a rychlost
 - Fundamentální limity (?)
 - Modifikace a alternativy
 - Výhled

Řízený pohyb elektronů ve vakuové elektronice

počítač ENIAC na University of Pennsylvania



man changing one
of 18,000 tubes

Bell labs, prosinec 1947: Bardeen, Brattain & Shockley
germaniový tranzistor
Nobelova cena 1956



Malý samočinný počítač (MSP2A z VÚMS Praha na PřF MU Brno)
germaniové tranzistory Tesla Rožnov



Krystalová struktura: diamant a grafit

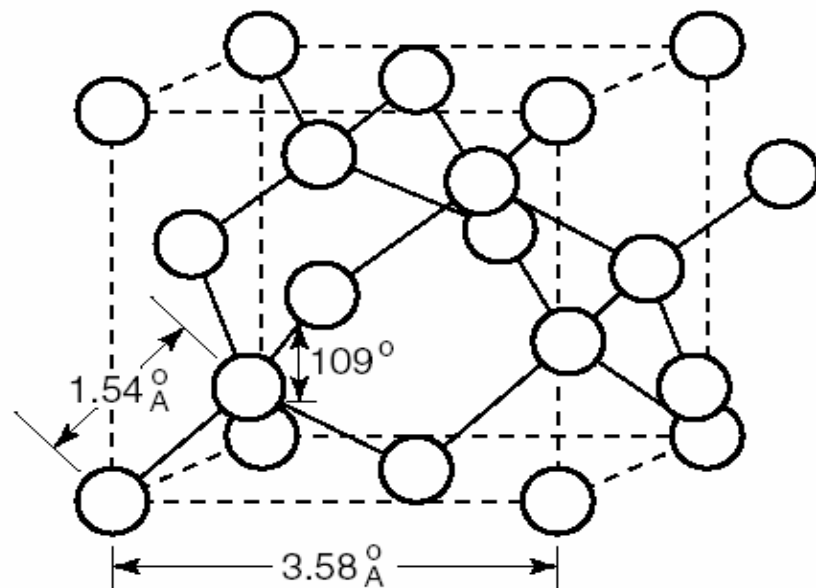


Figure 1-3. The crystal structure of diamond

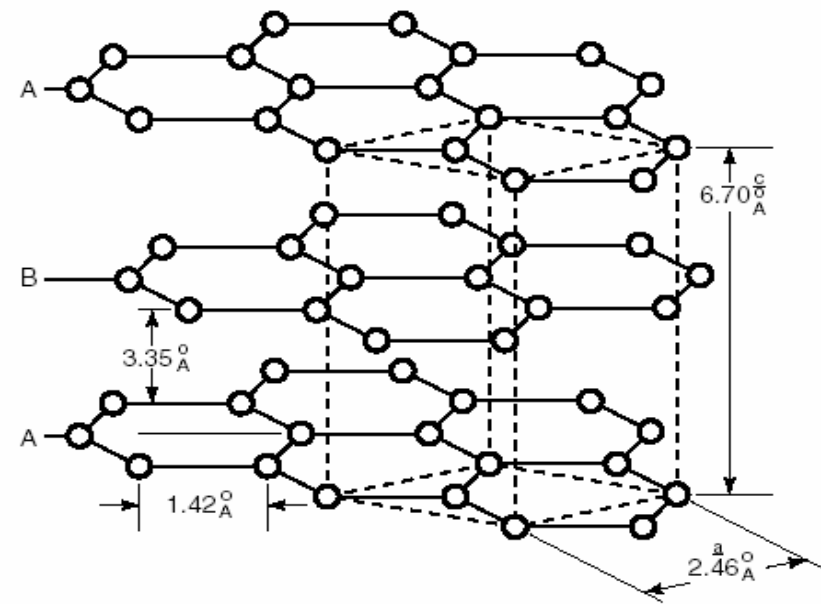


Figure 1-5. The crystal structure of graphite

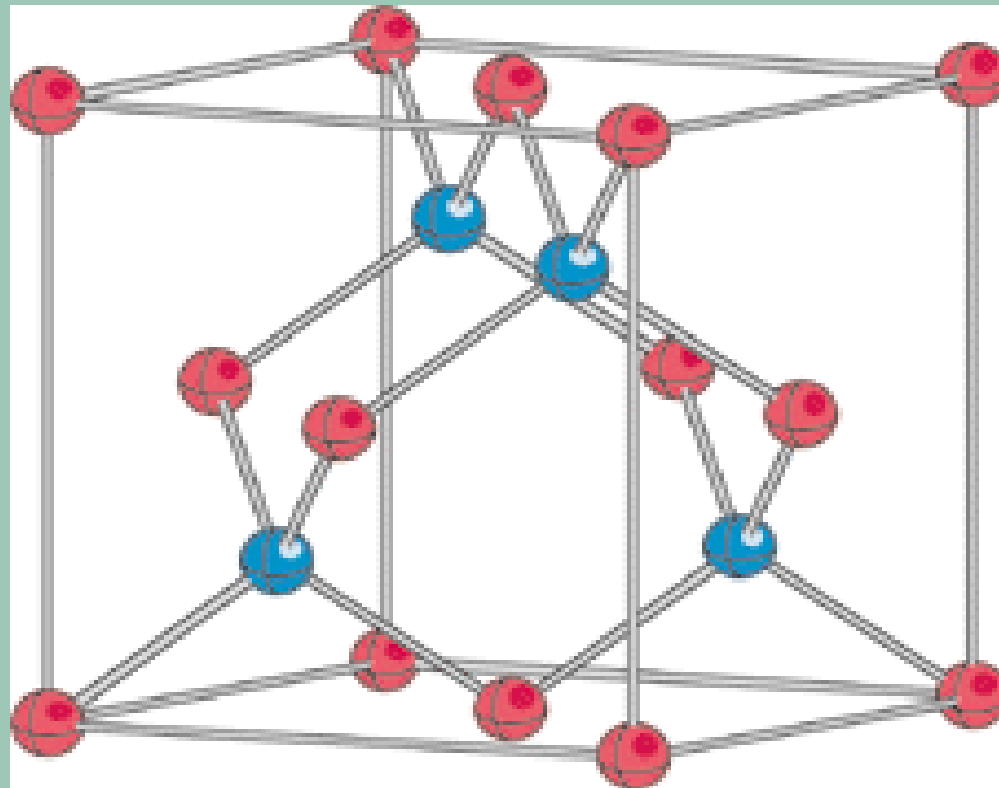
Diamantová struktura Si:

gap 1.1 eV

mřížková konstanta 0.543 nm

(8 atomů v krychli, vzdálenosti 0.234 nm)

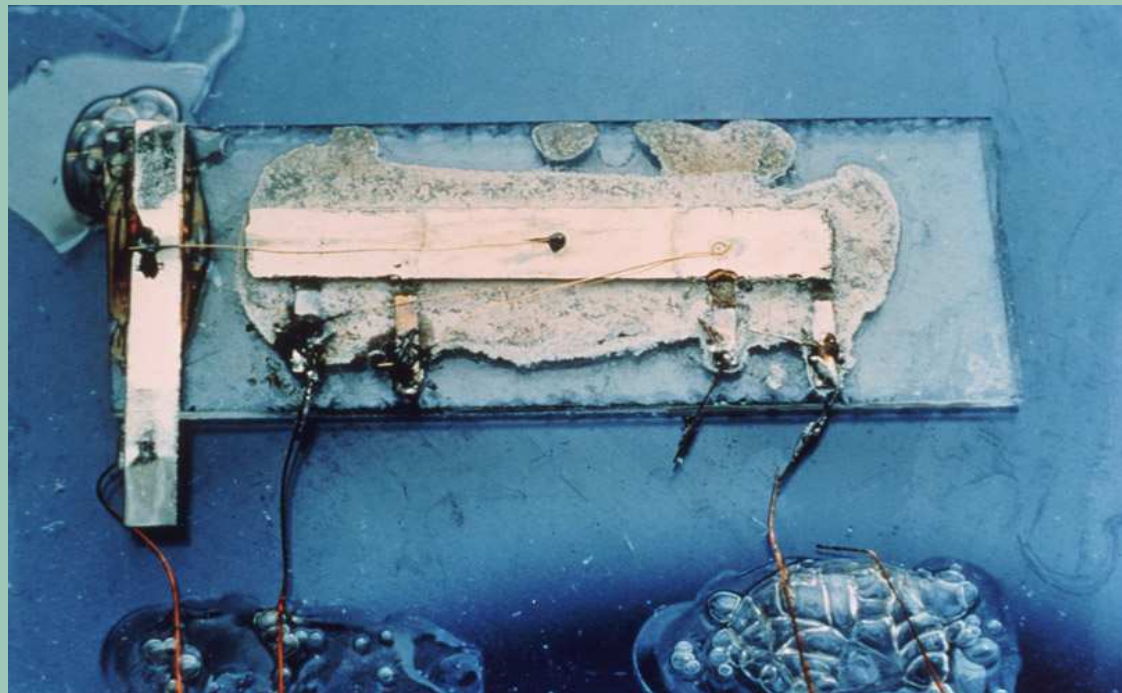
bod tání 1410 C



Idea „integrovaného obvodu“: Geoffrey Dummer (RRE Malvern)

Robert Noyce (Fairchild Semiconductor): integrace v Si

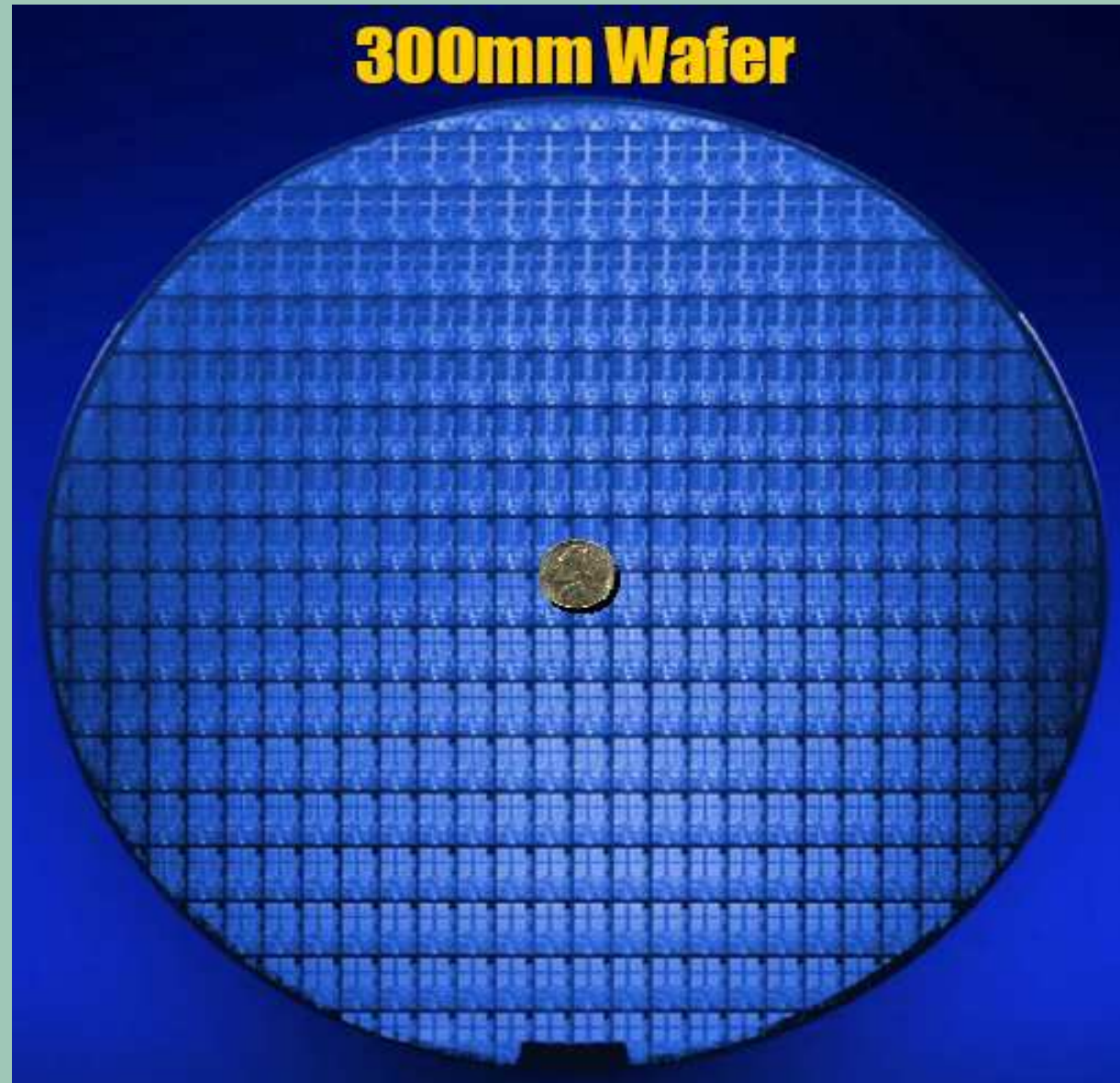
Jack Kilby (Texas Instruments, 1958): integrovaný obvod v Ge, Nobelova cena 2000



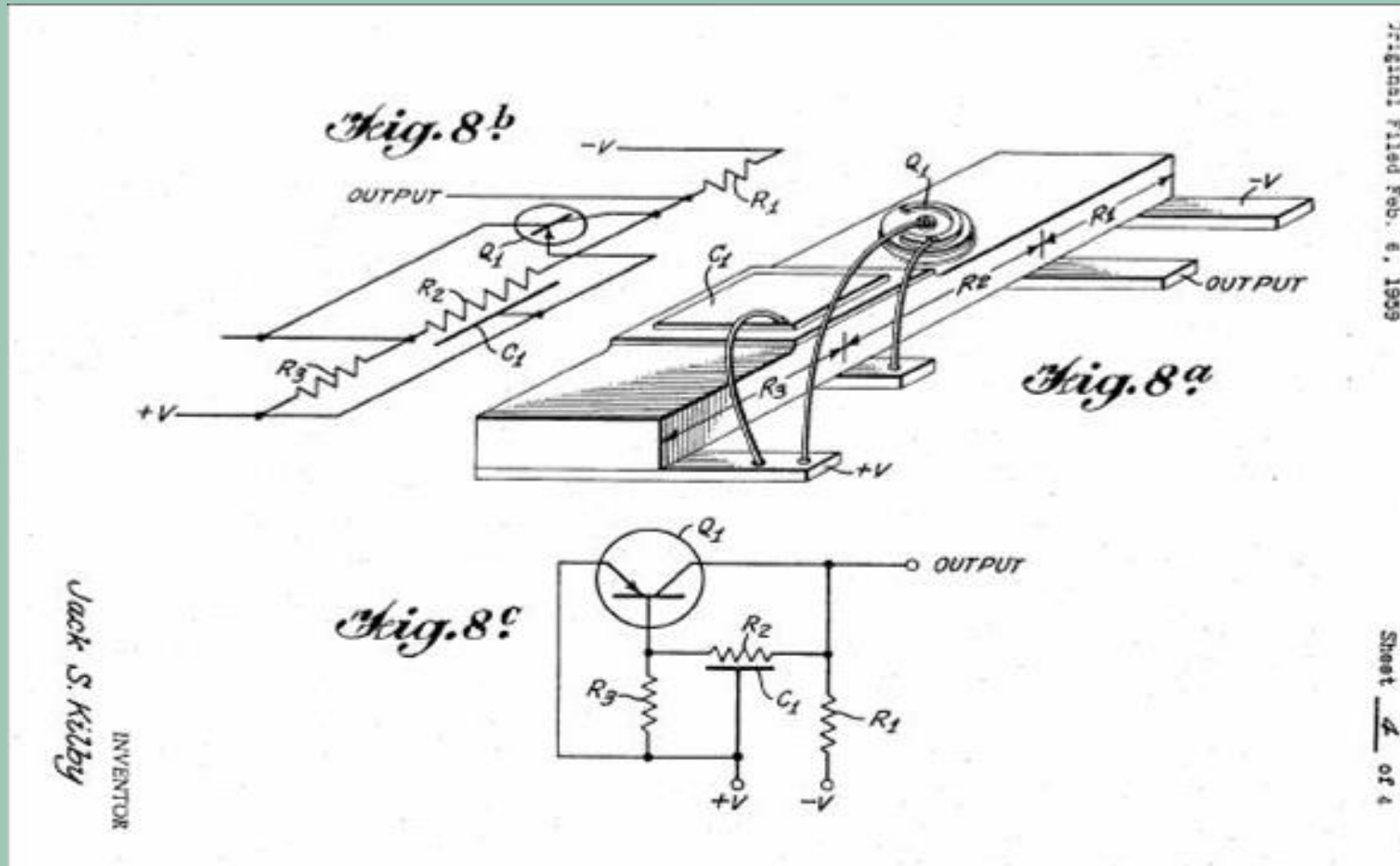
Kilby 1958



Intel 2006



Jack Kilby U.S. Patent 3,434,015
obrázky ze souboru pat3434015.pdf (Google vyhledá za 0.1 s)



Electronics, Volume 38, Number 8, April 19, 1965

The experts look ahead

Cramming more components onto integrated circuits

With unit cost falling as the number of components per circuit rises, by 1975 economics may dictate squeezing as many as 65,000 components on a single silicon chip

By Gordon E. Moore

Director, Research and Development Laboratories, Fairchild Semiconductor division of Fairchild Camera and Instrument Corp.

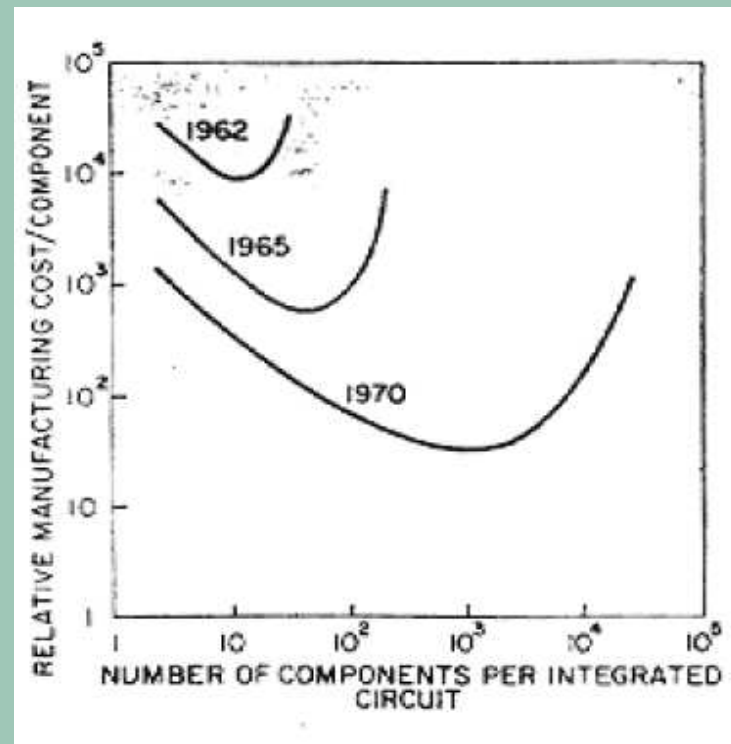
The author



Dr. Gordon E. Moore is one of the new breed of electronic engineers, schooled in the physical sciences rather than in electronics. He earned a B.S. degree in chemistry from the University of California and a Ph.D. degree in physical chemistry from the California Institute of Technology. He was one of the founders of Fairchild Semiconductor and has been director of the research and development laboratories since 1959.

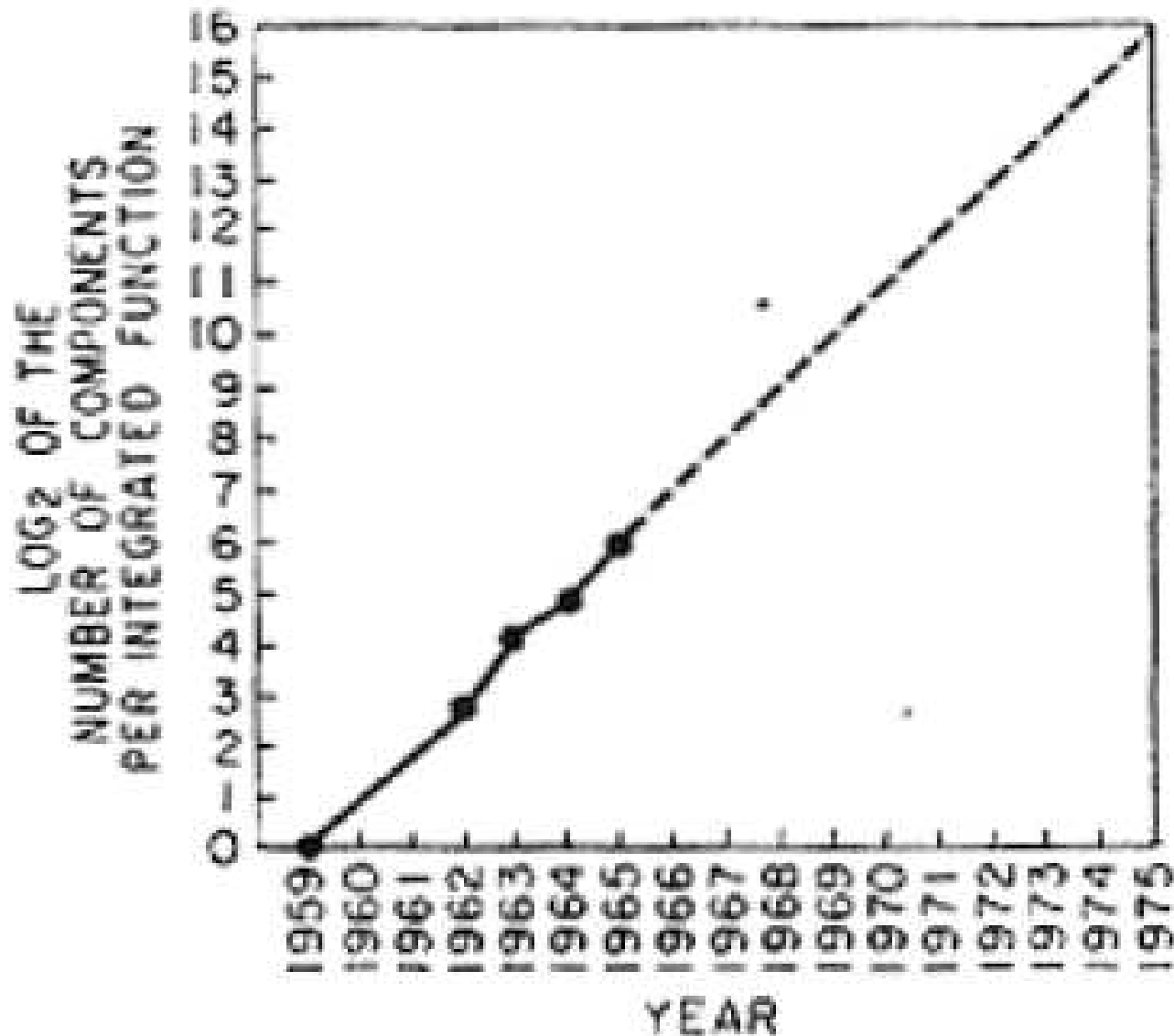
<ftp://download.intel.com/research/silicon/moorespaper.pdf>

Electronics, Volume 38, Number 8, April 19, 1965



Moorův zákon v roce 1965

Electronics, Volume 38, Number 8, April 19, 1965



pozorování 1959-65:

$$2^6 = 64$$

dvojnásobek / rok

extrapolace do 1975:

$$2^{16} = 65536$$

extrapolace do 2006: 2^{47}

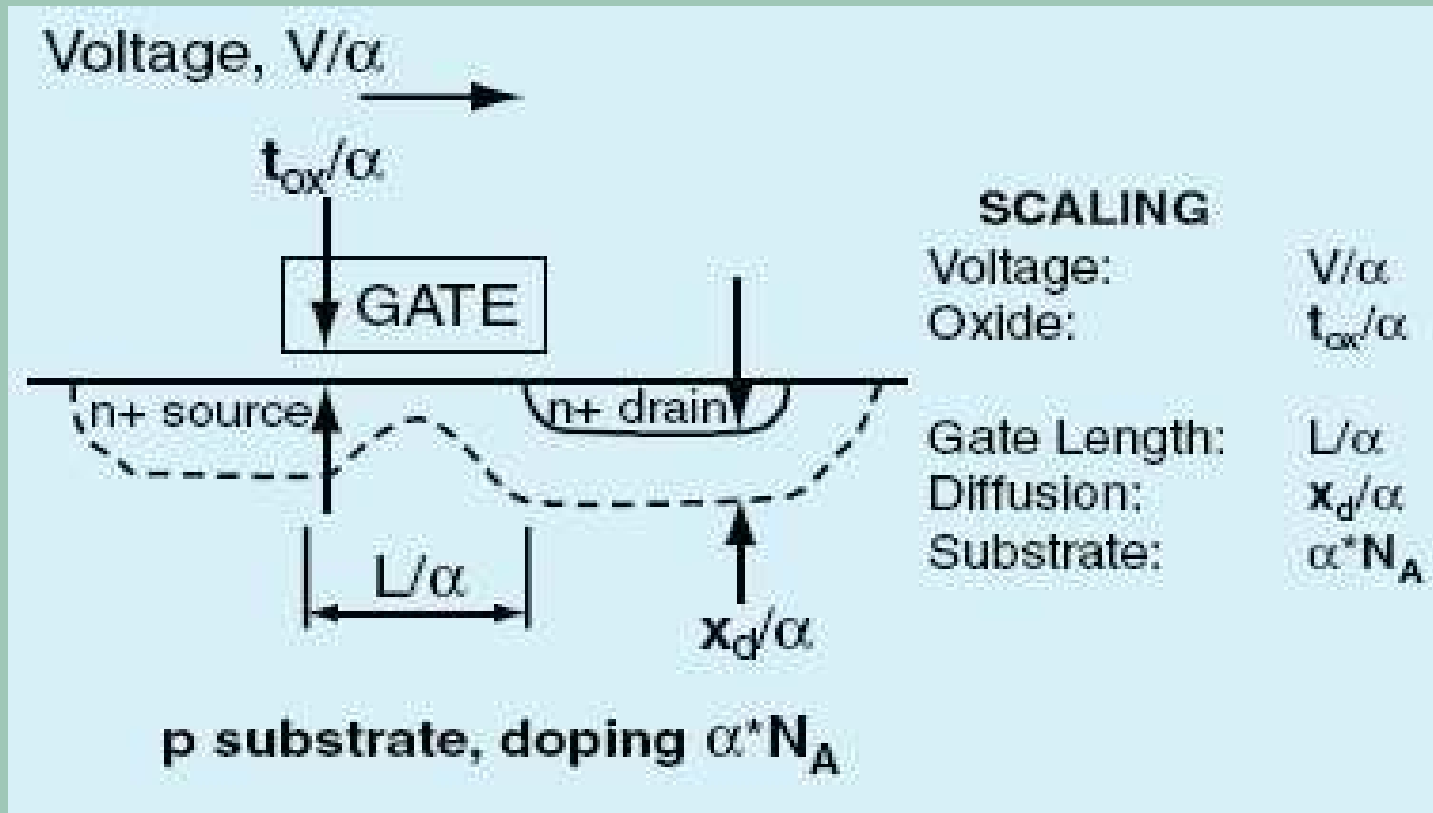
$$= 1.4 \times 10^{14} = 140000$$

miliard

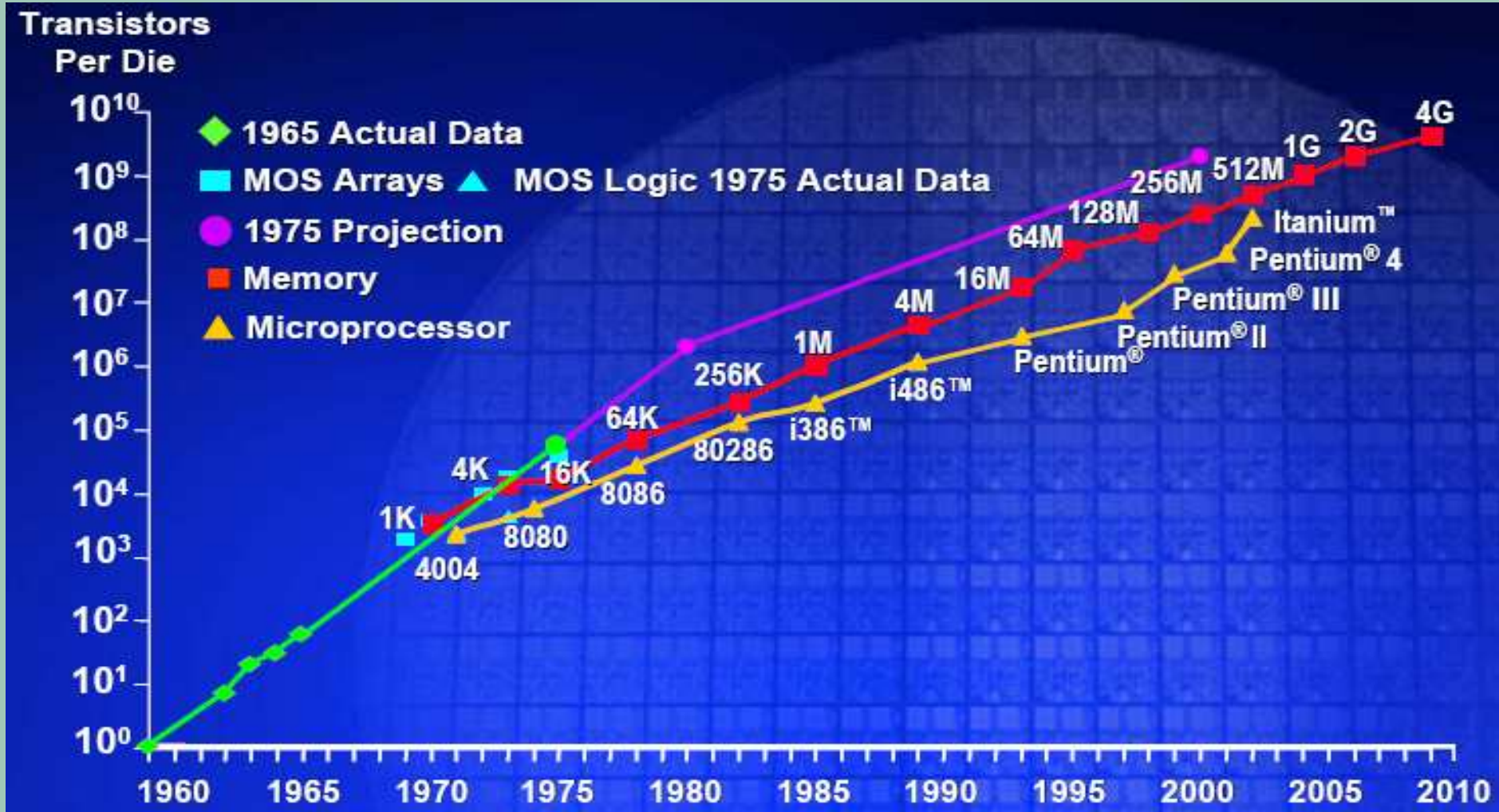
šachovnice (do 2023):

$$2^{64} = 1.8 \times 10^{19}$$

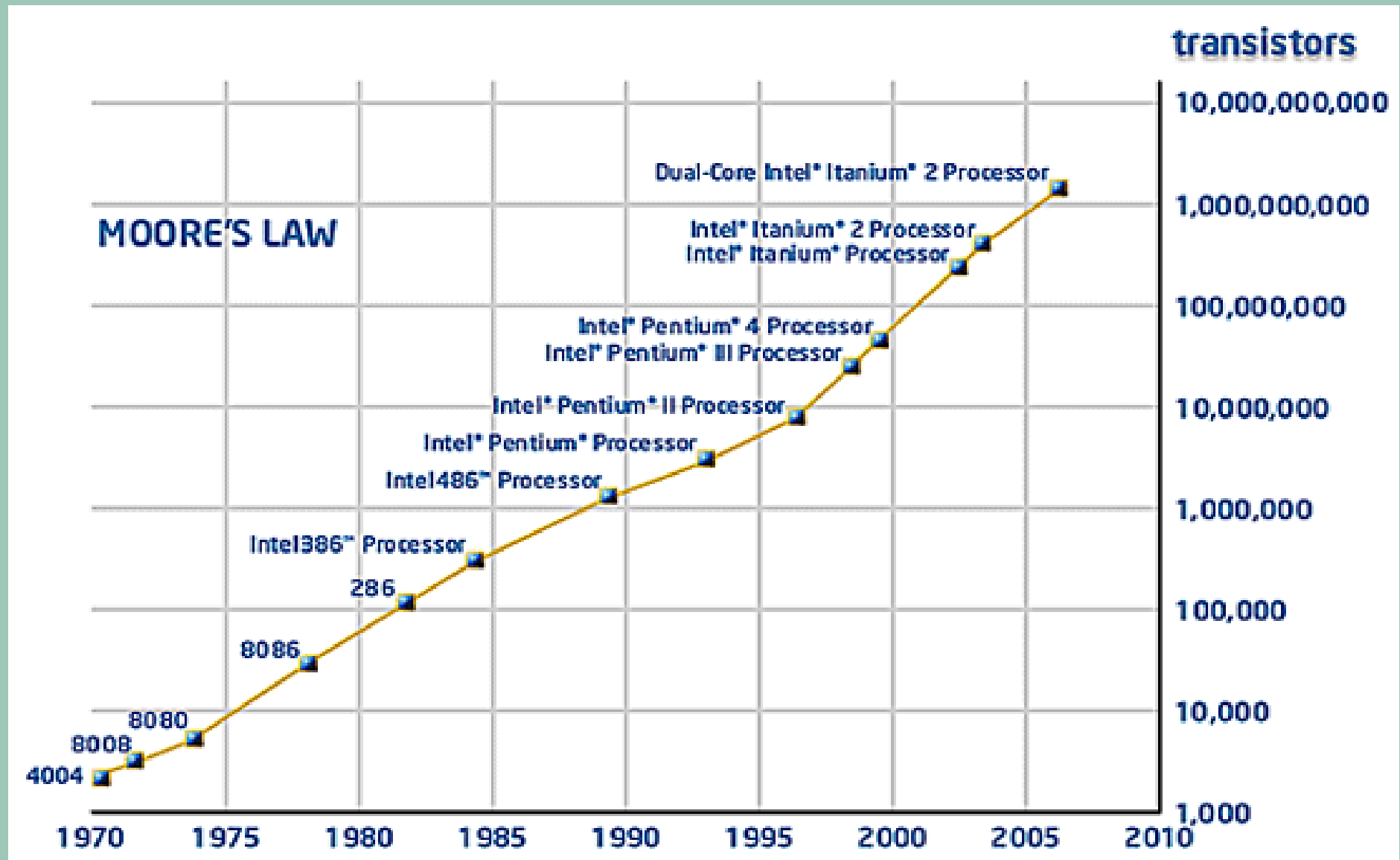
MOSFET - "scaling"



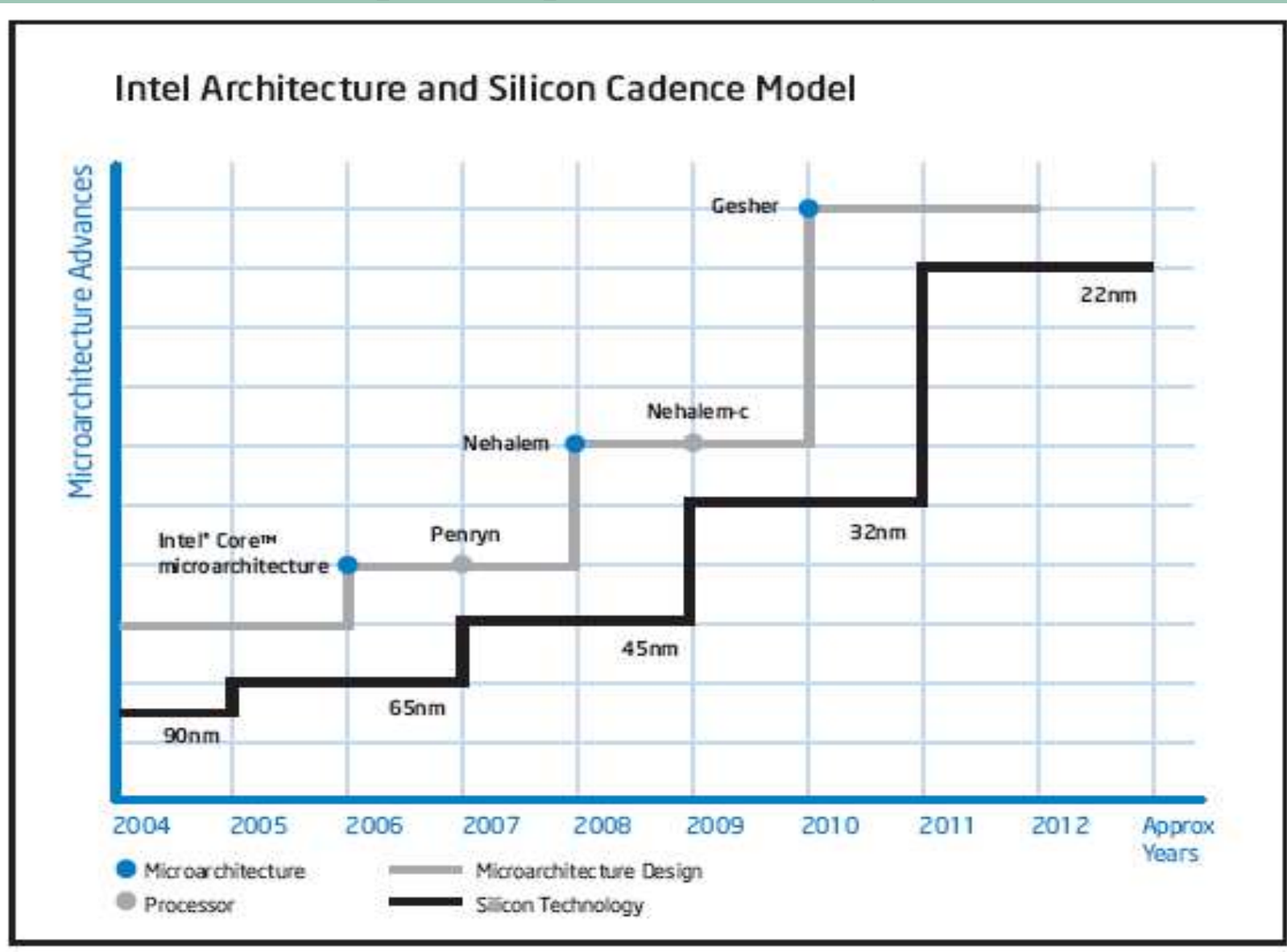
Moorův zákon po korekci 1975



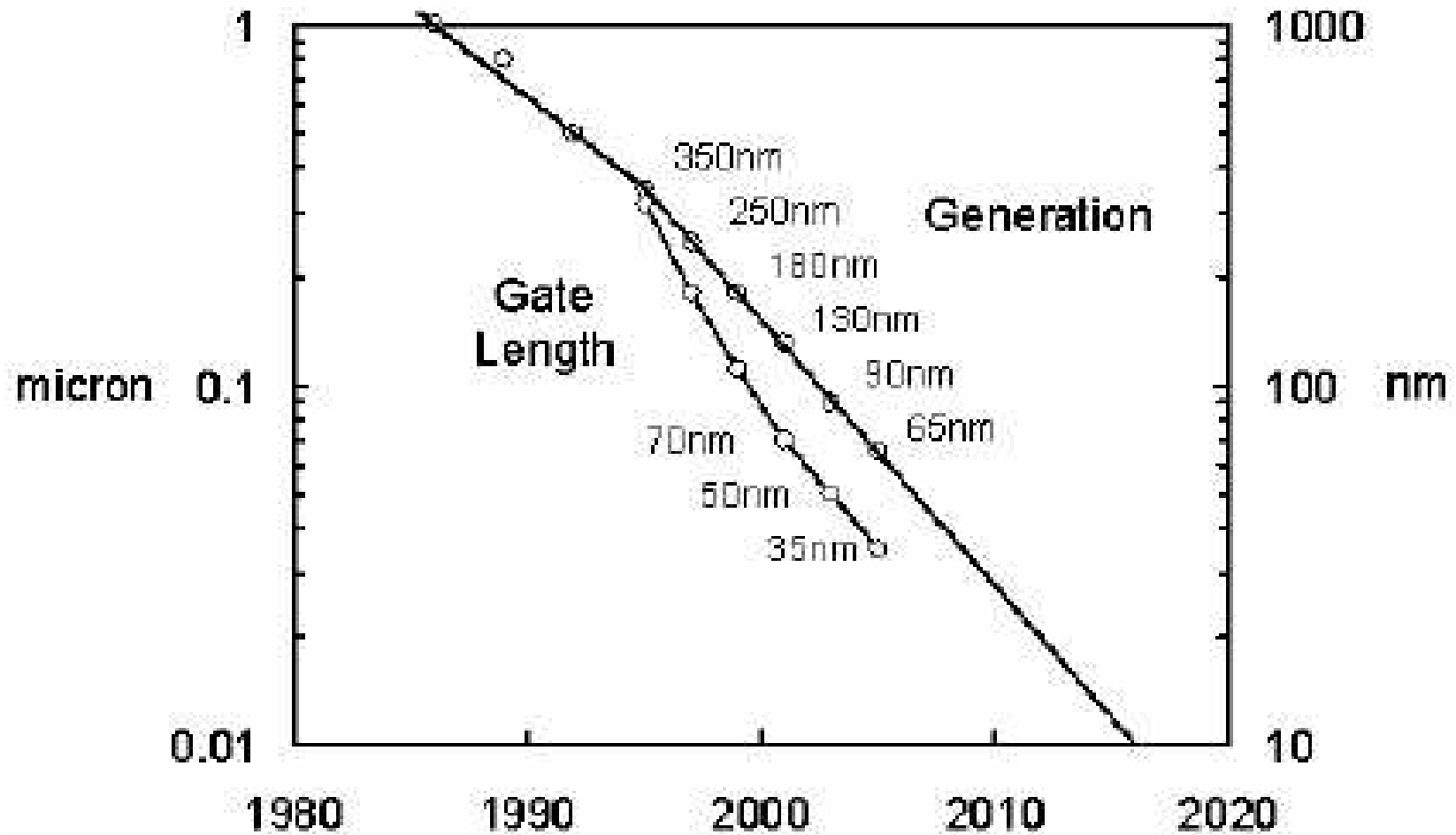
Moorův zákon v roce 2006, procesory INTEL: dvojnásobek / 2 roky



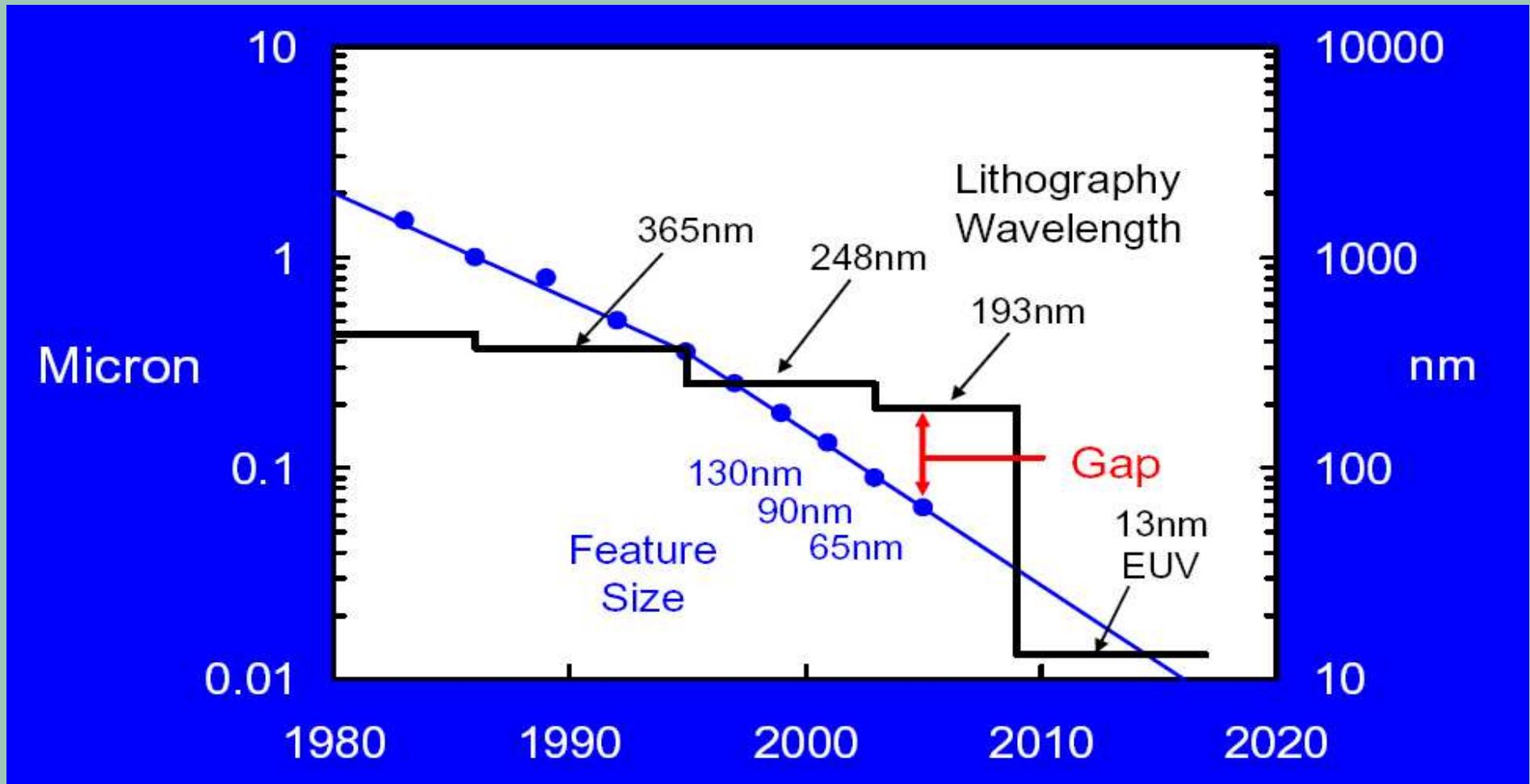
Moorův zákon po roce 2006, procesory INTEL: perioda plánování 2 roky



Rozměry tranzistoru v různých generacích technologie (Peng Bai et al., Intel)



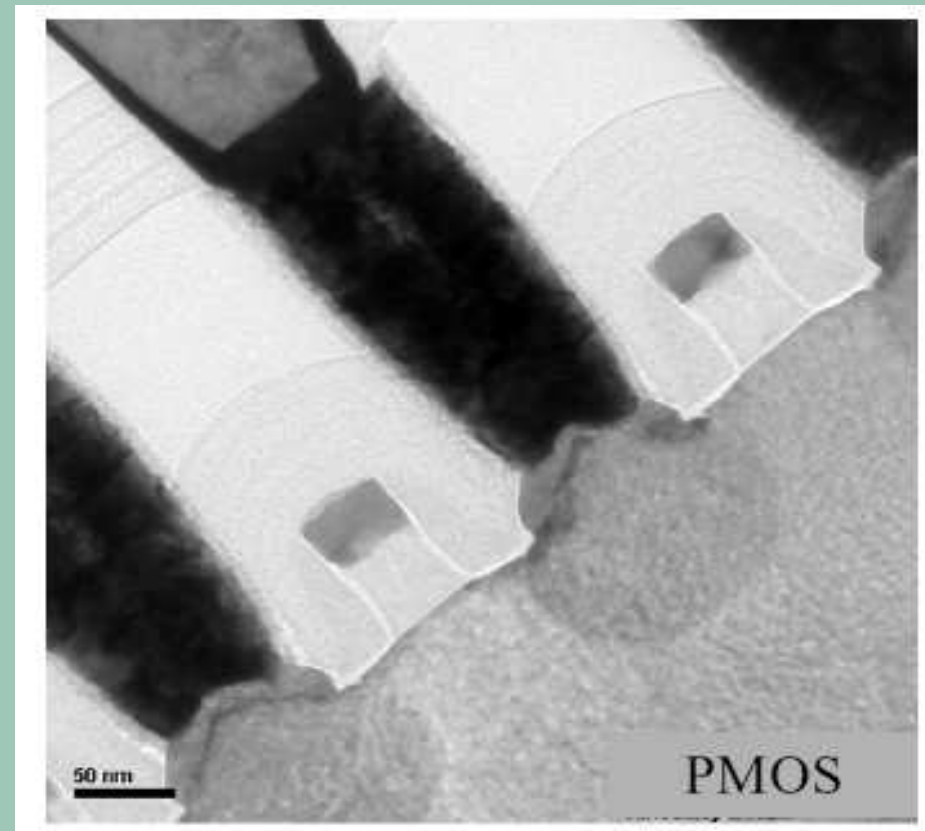
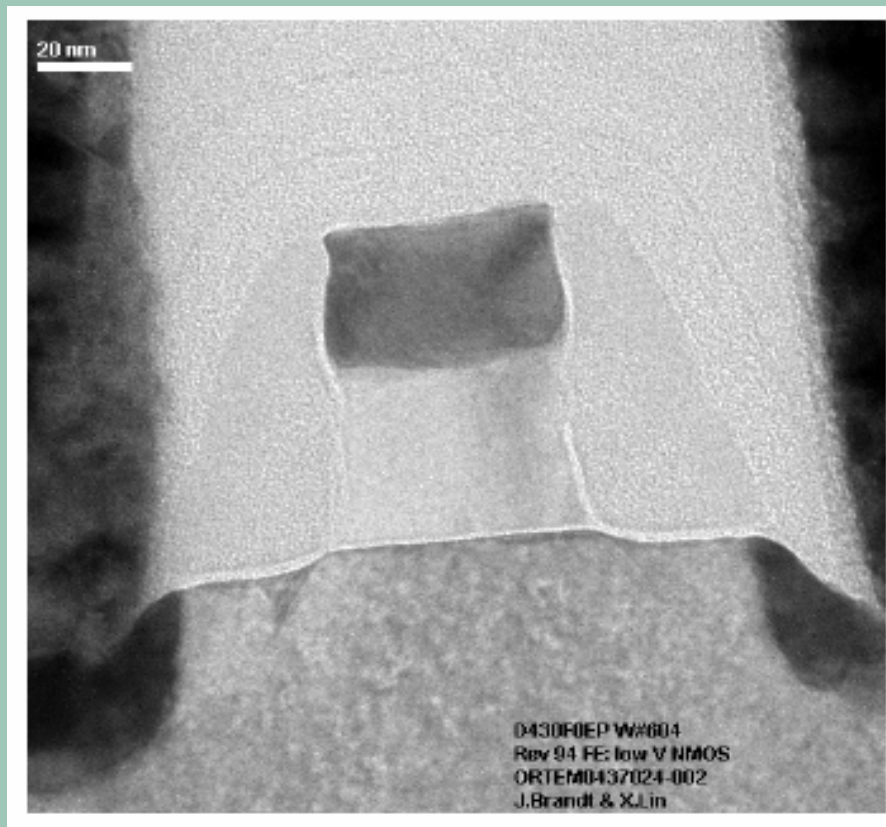
Tranzistor s hradlem 35 nm (Peng Bai et al., Intel)
optická projekční litografie s vlnovou délkou 193 nm



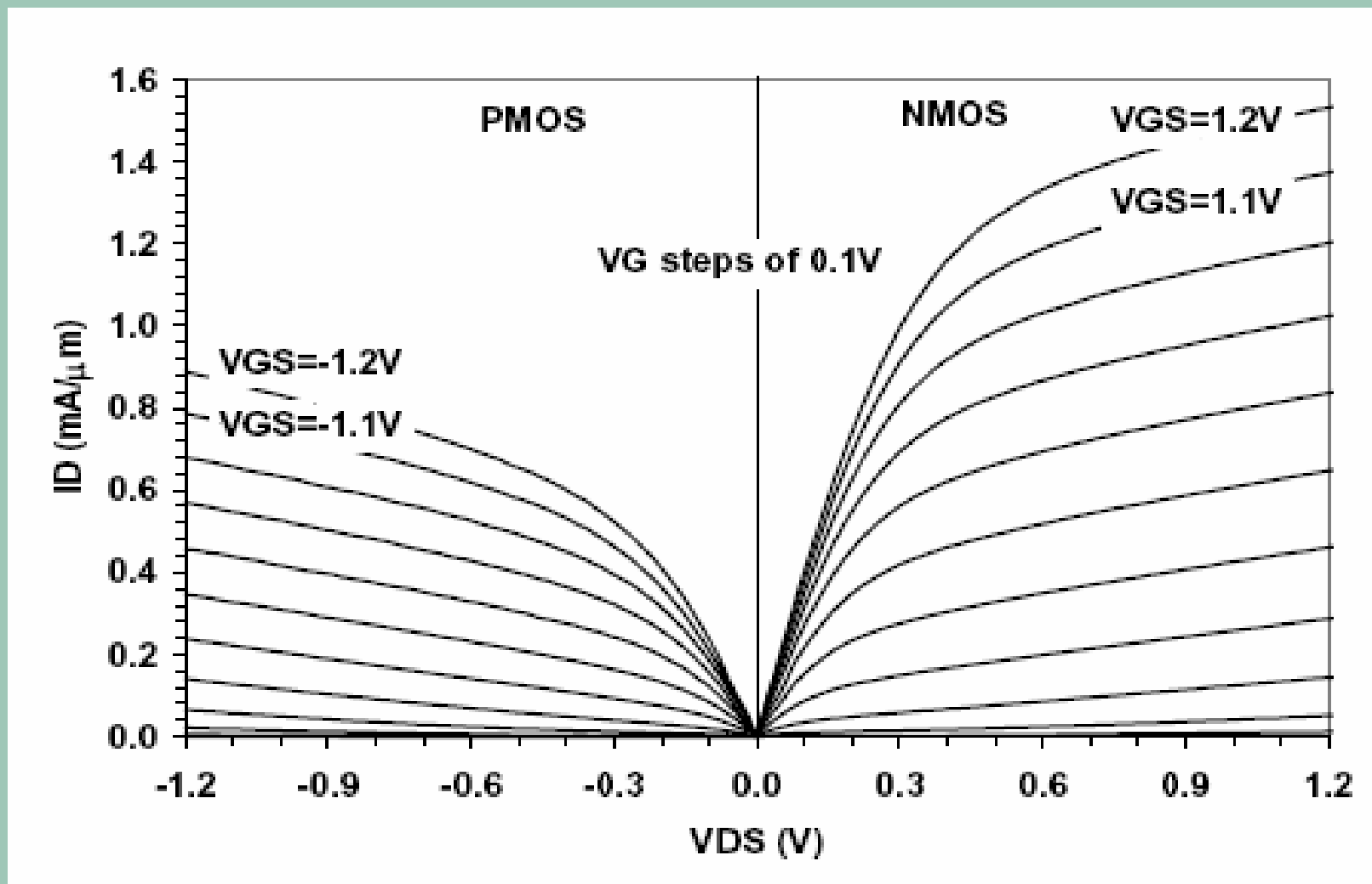
Tranzistor s hradlem 35 nm (Peng Bai et al., Intel)
tloušťka oxidu 1.2 nm

NMOS

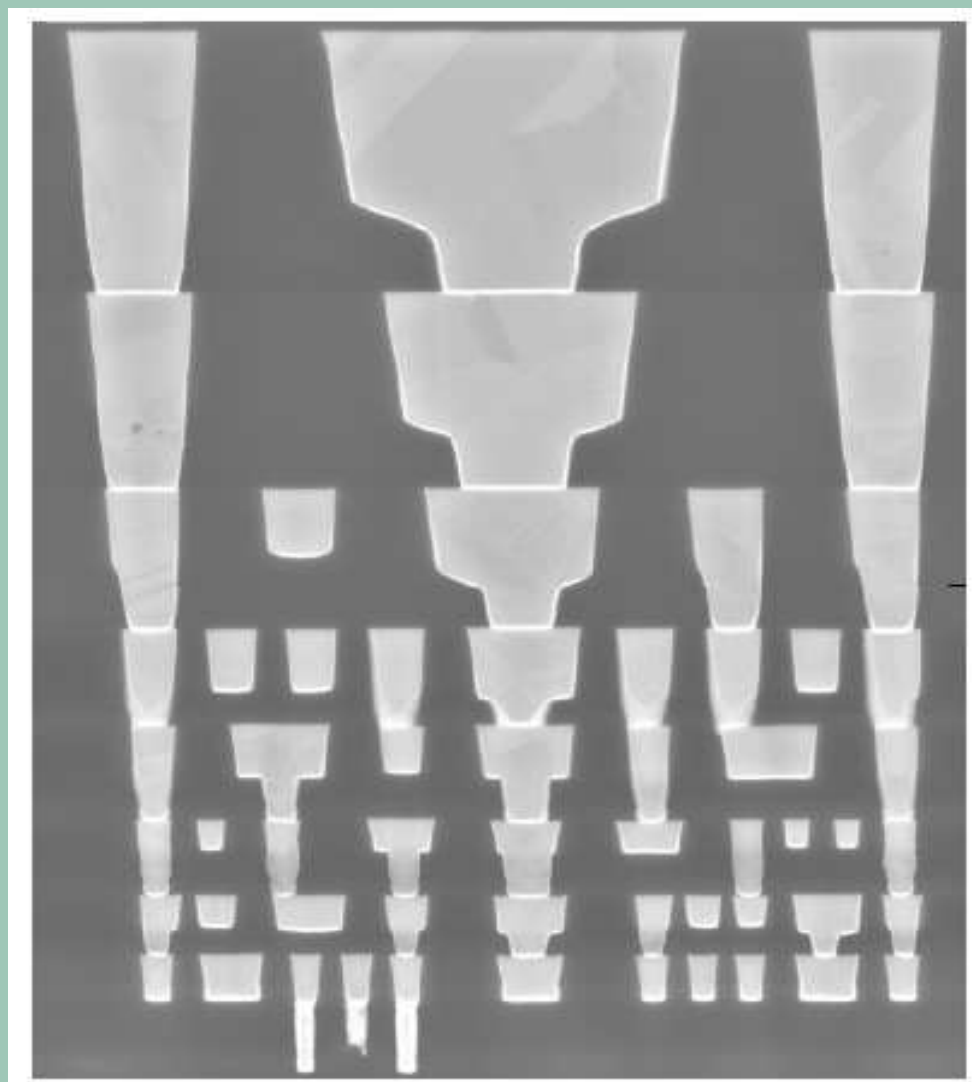
PMOS



Tranzistor s hradlem 35 nm (Peng Bai et al., Intel)
spínání proudu napětím hradla

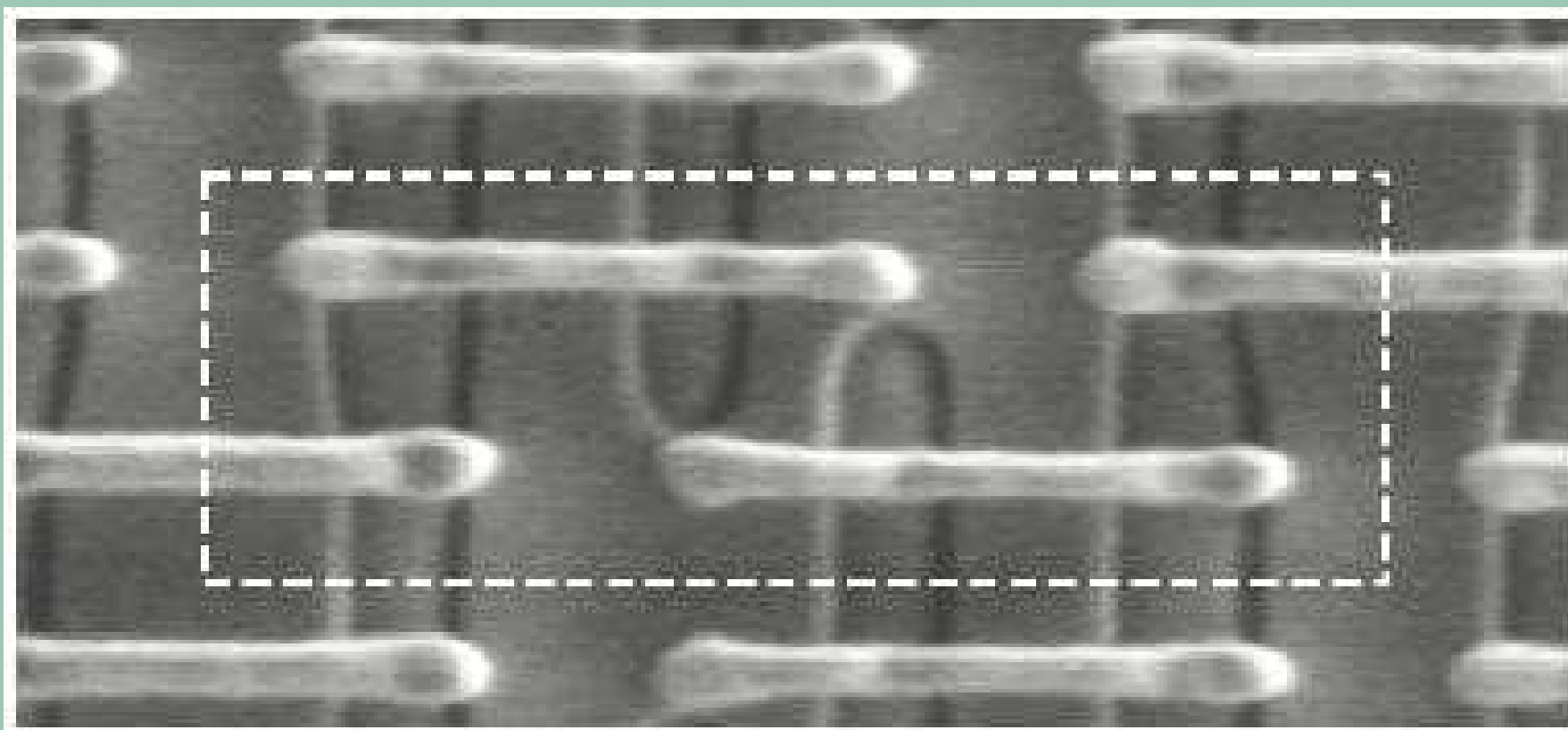


Tranzistor s hradlem 35 nm (Peng Bai et al., Intel)
8 vrstev propojek (Cu)

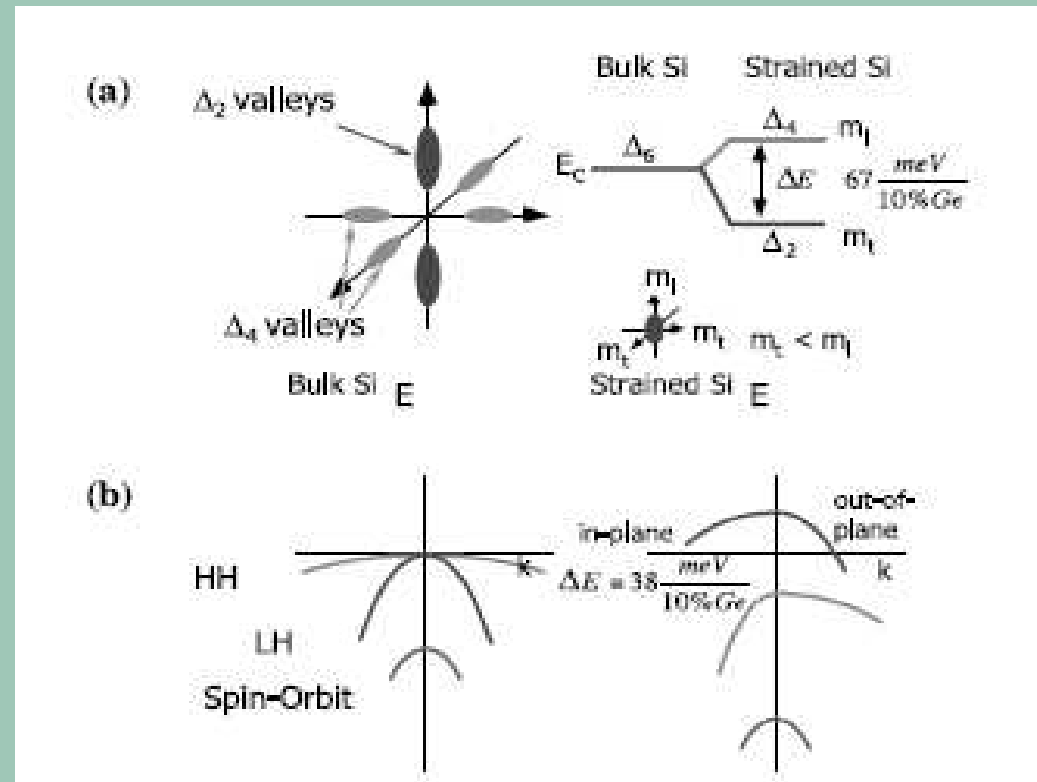
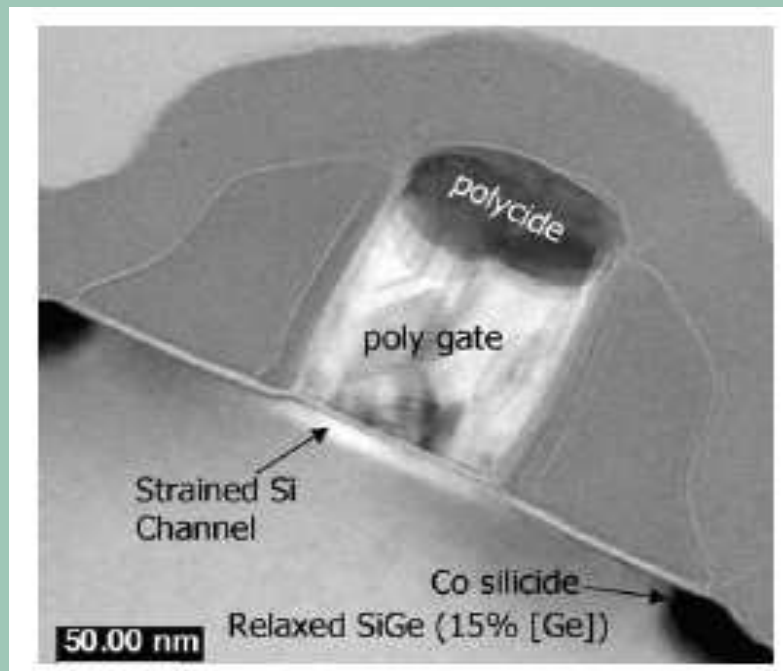
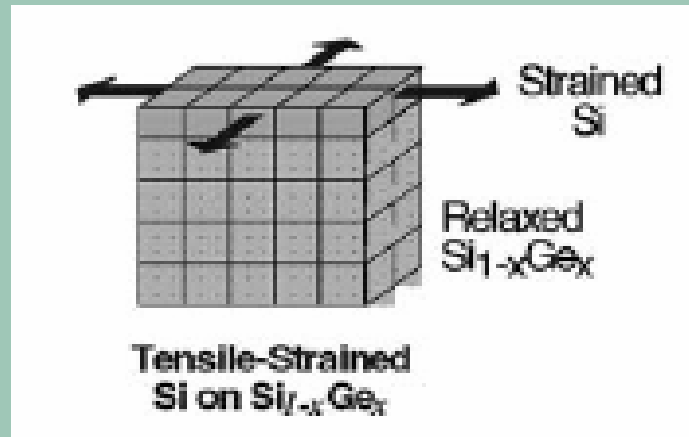


Tranzistor s hradlem 35 nm (Peng Bai et al., Intel)
paměťová buňka SRAM $0.57 \mu\text{m}^2$, shora na úrovni poly-Si

na 1 cm^2 se vejde 17.5×10^9 takových buněk



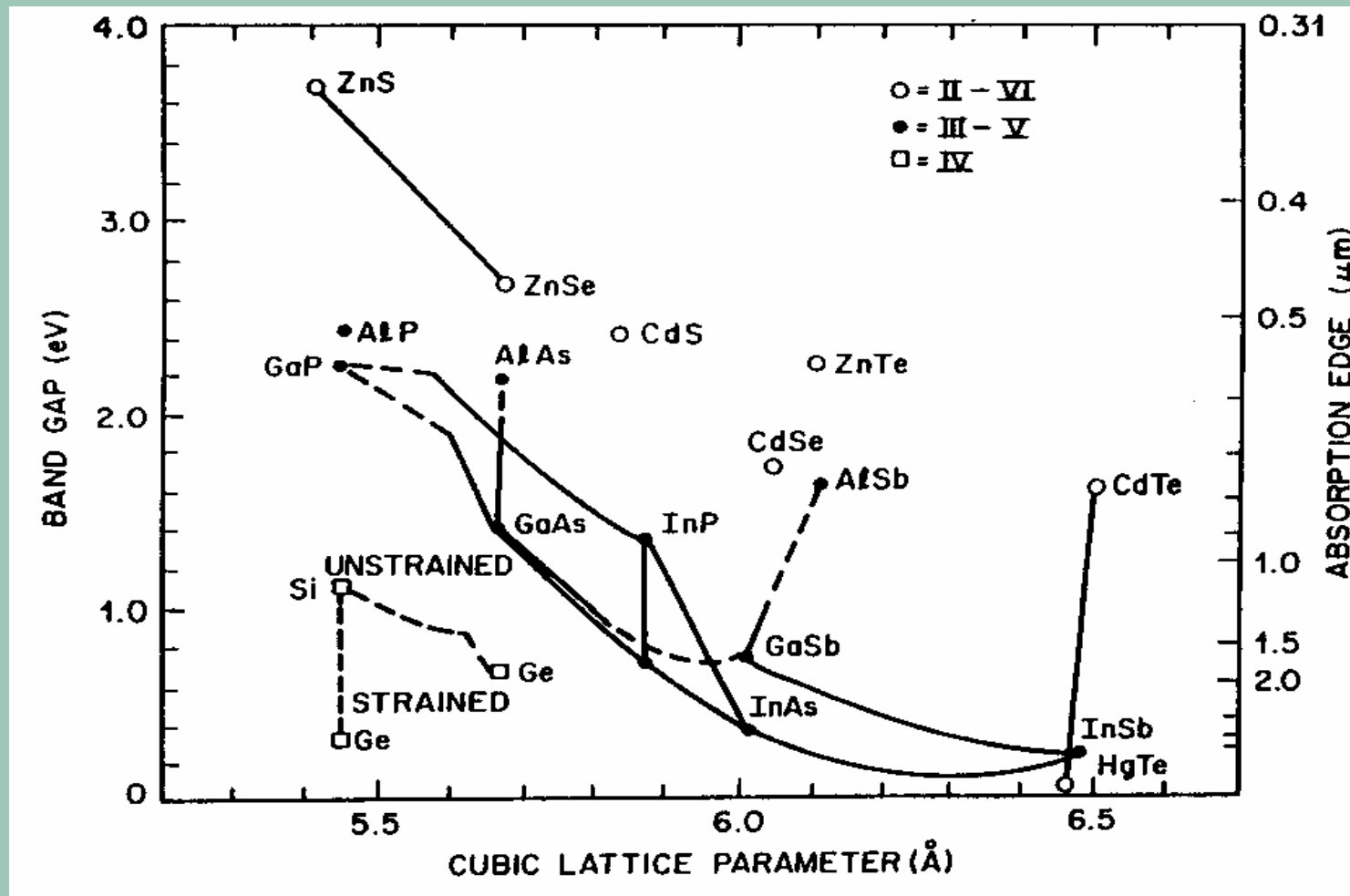
Napětí/deformace ve struktuře SiGe/Si



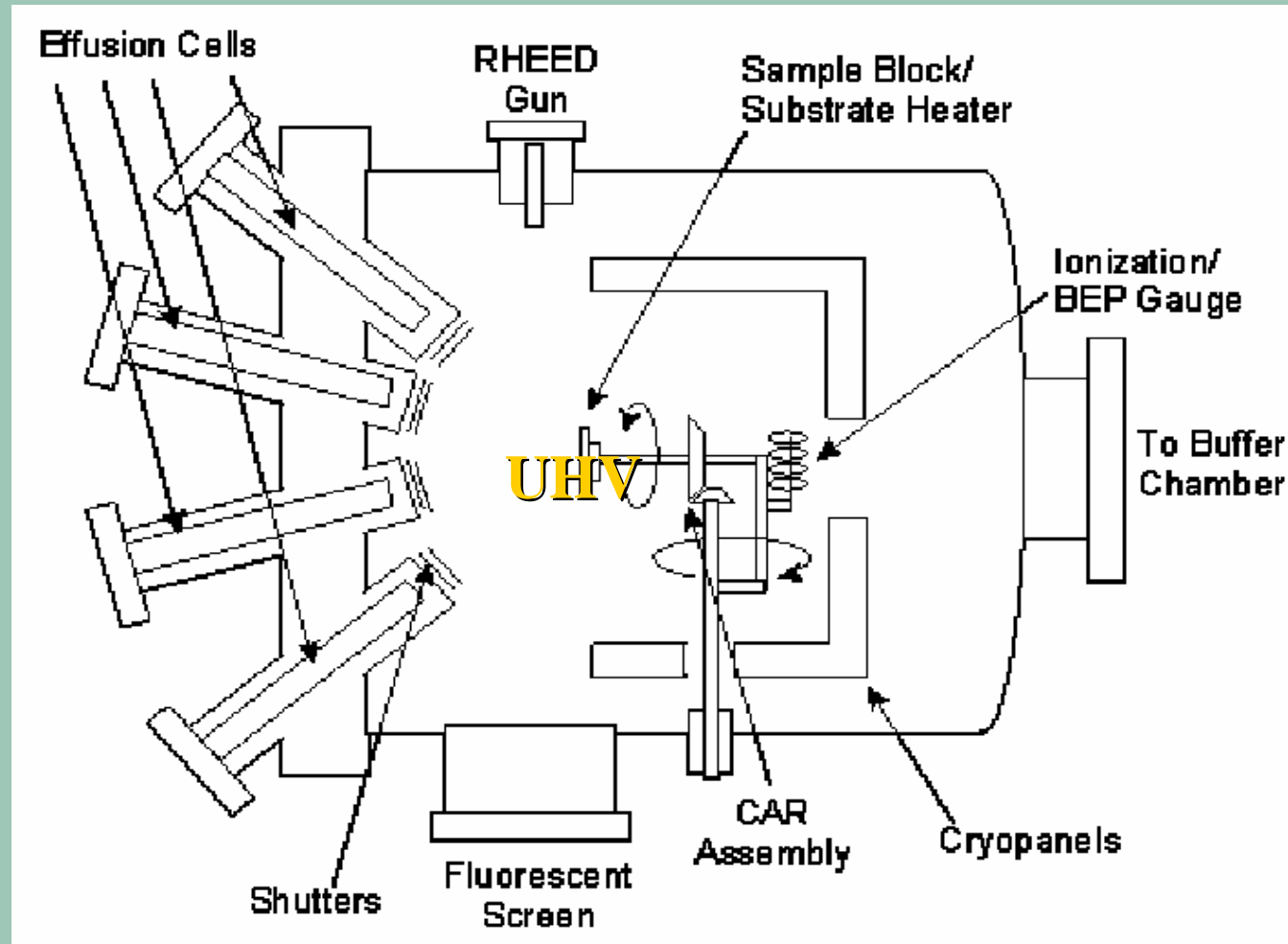
Dveře do nanosvěta připravené k otevření kolem roku 1970:

Objemové polovodičové krystaly: nastavení energií elektronů výběrem materiálů a sléváním, transport náboje dopingem

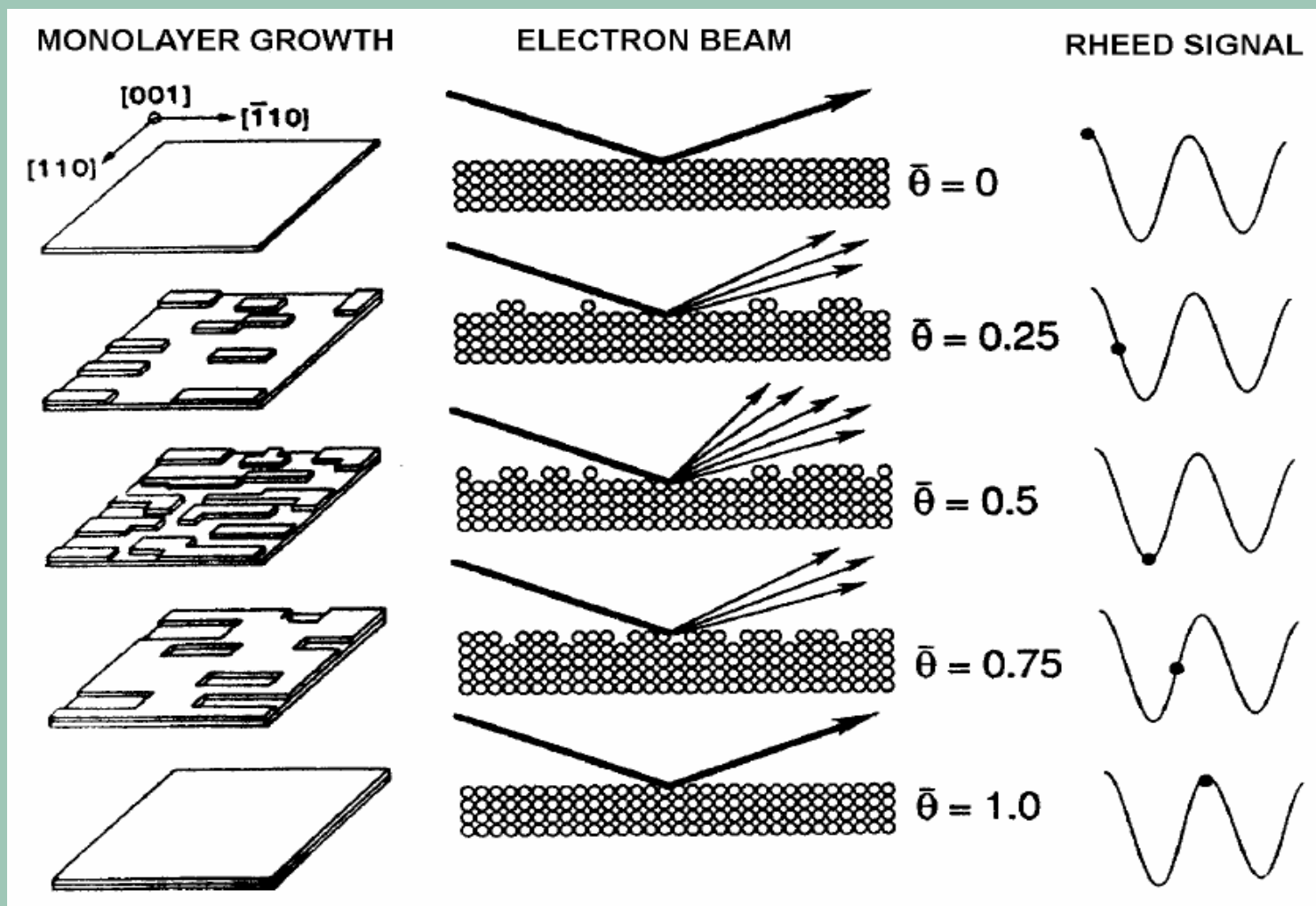
Kvantový popis mnohačasticových systémů s krystalovou symetrií



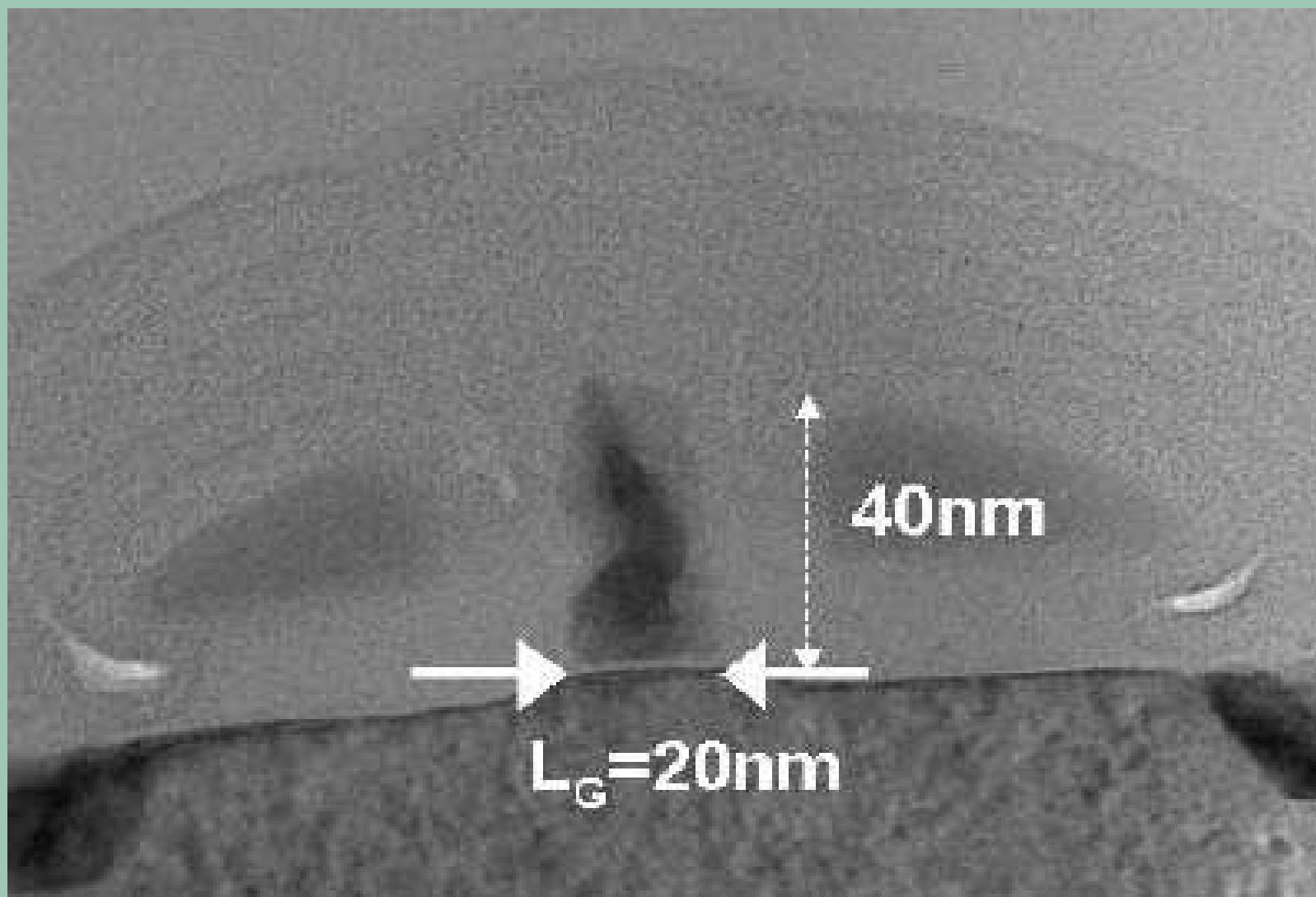
„Ideální“ technologie pro růst heterostruktur:
epitaxe z molekulárních svazků (MBE)



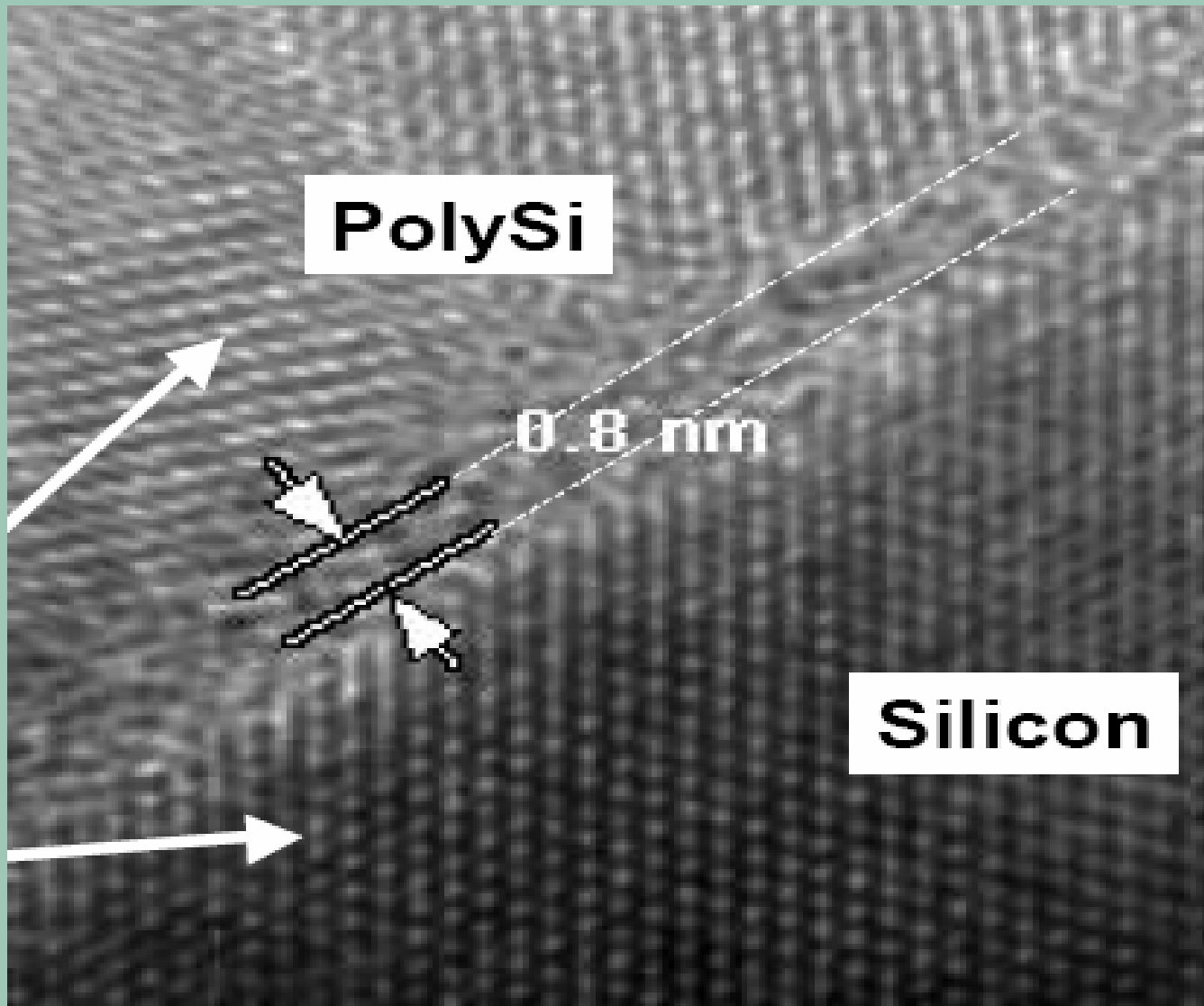
Počítání monovrstev v reaktoru MBE pomocí difrakce elektronů (RHEED)



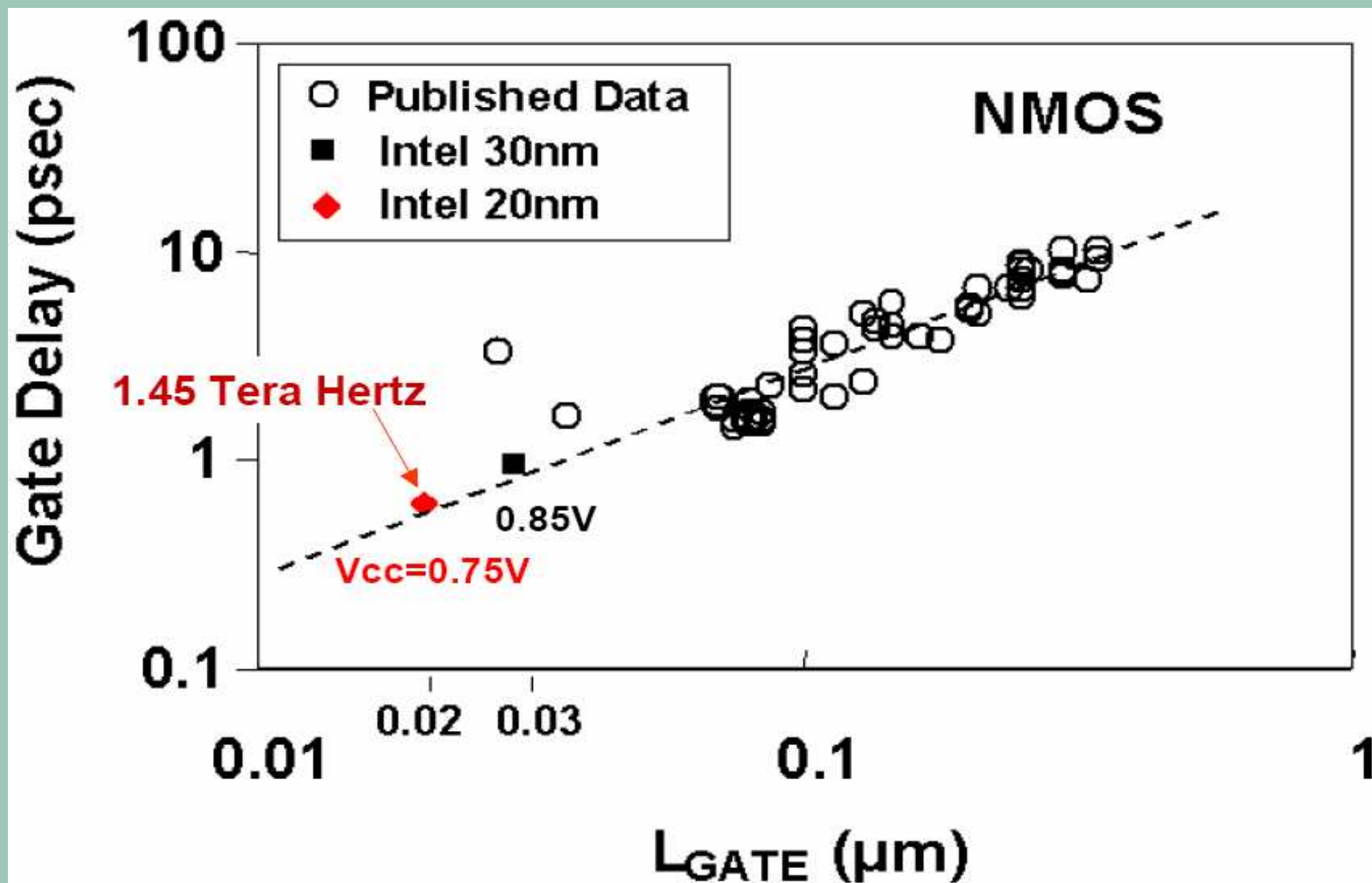
Intel: nejmenší tranzistor v Si, délka hradla 20 nm



Intel: “20 nm” tranzistor, tloušťka oxidu 0.8 nm



“20 nm” tranzistor, rychlost spínání (dosažitelná frekvence)



Fundamentální omezení :

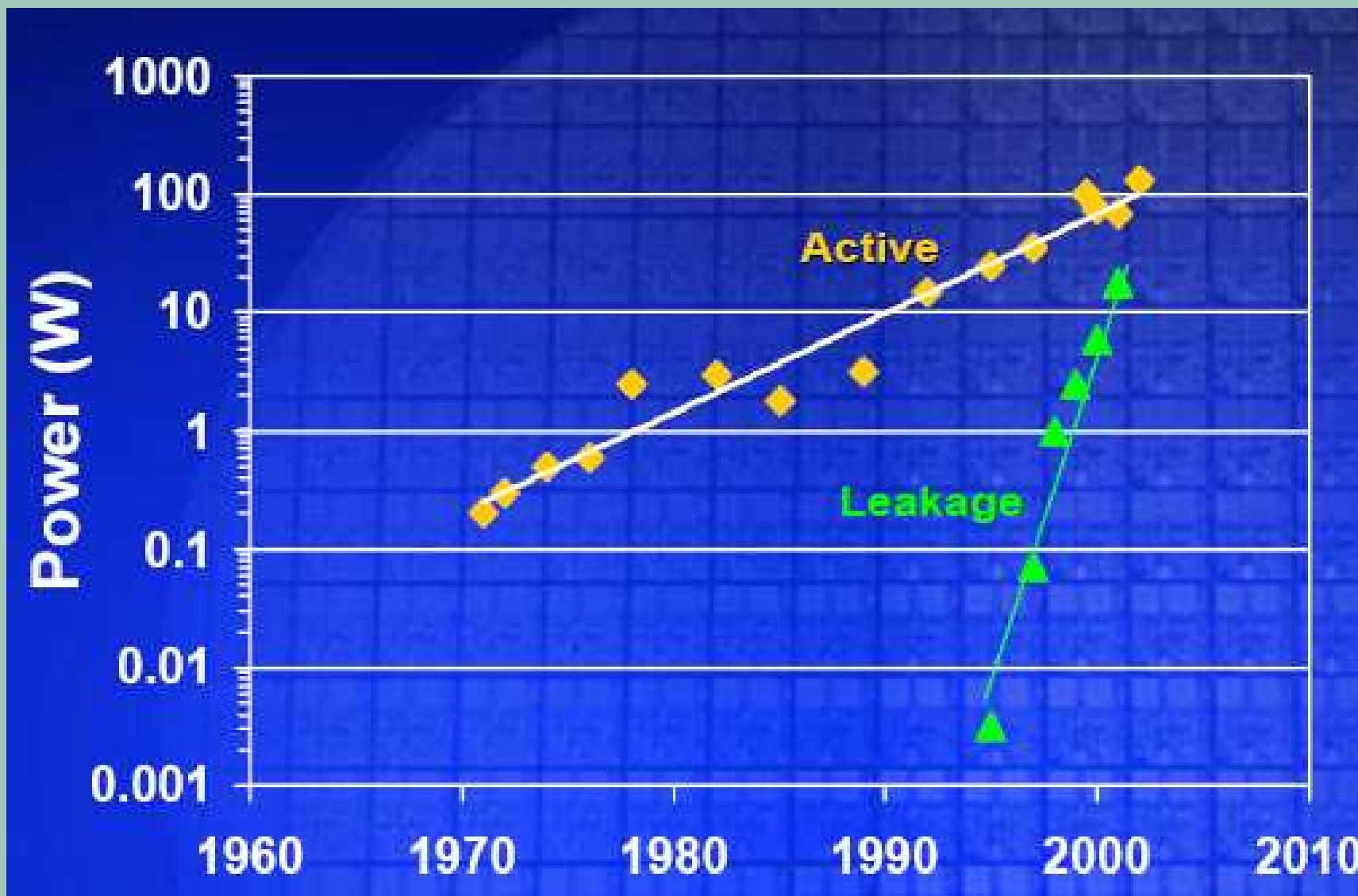
- tunelování elektronů izolační vrstvou hradla
- tunelování mezi S, D, substrátem
- výkon disipovaný v klidovém stavu tranzistoru
- fluktuace počtu atomů dopantů

15 nm délky hradla je hranice(?):

na 1 cm² se vejde asi 10¹² tranzistorů

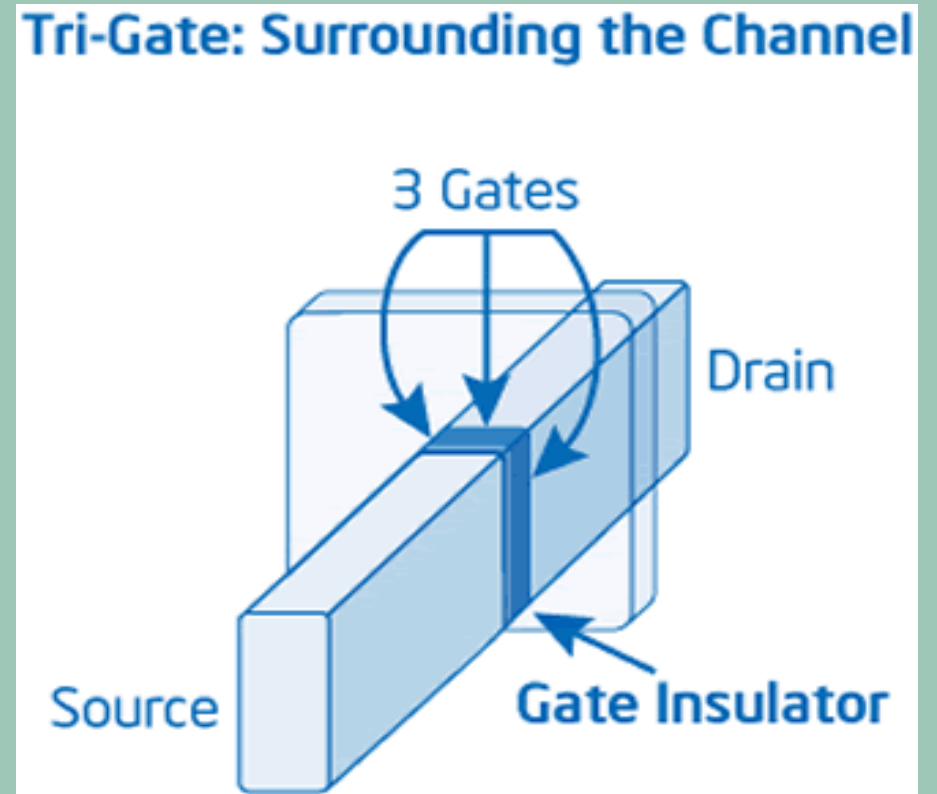
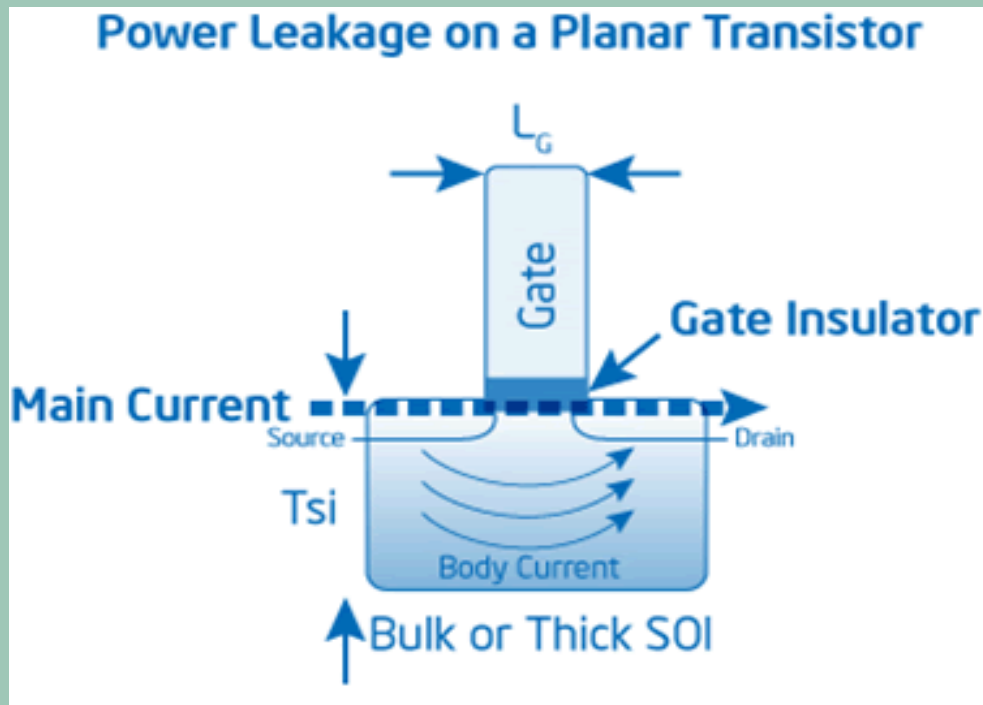
- Moorův zákon v platnosti ještě asi 15 let

Výkon spotřebovaný procesorem

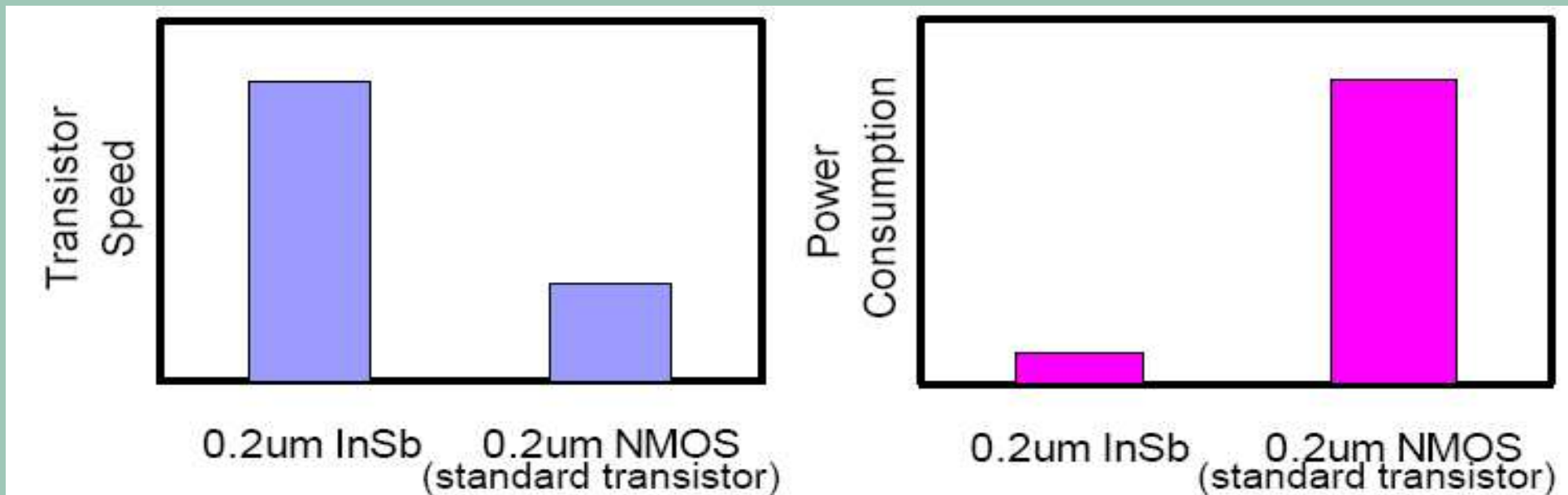
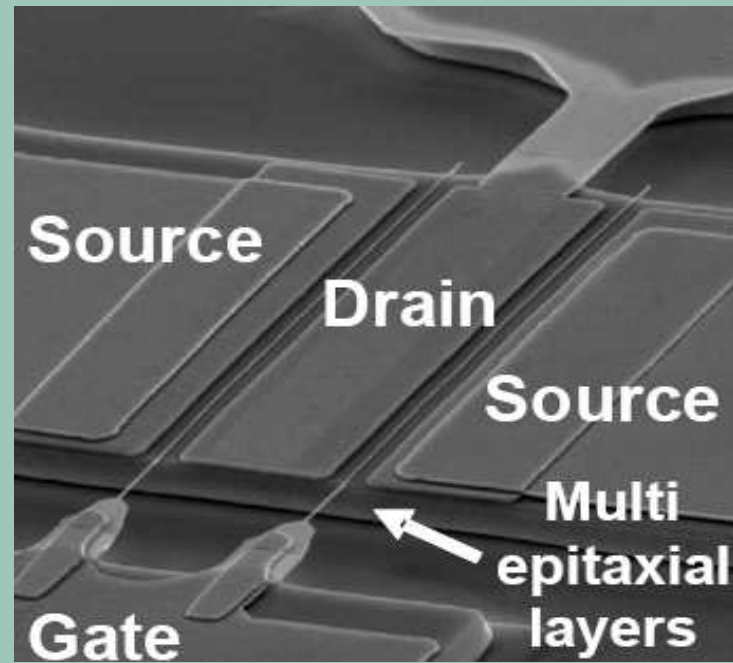


Zásadní modifikace struktury MOSFET - “Tri-Gate” (INTEL)

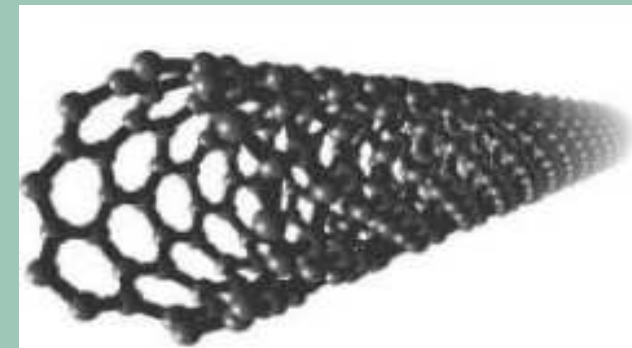
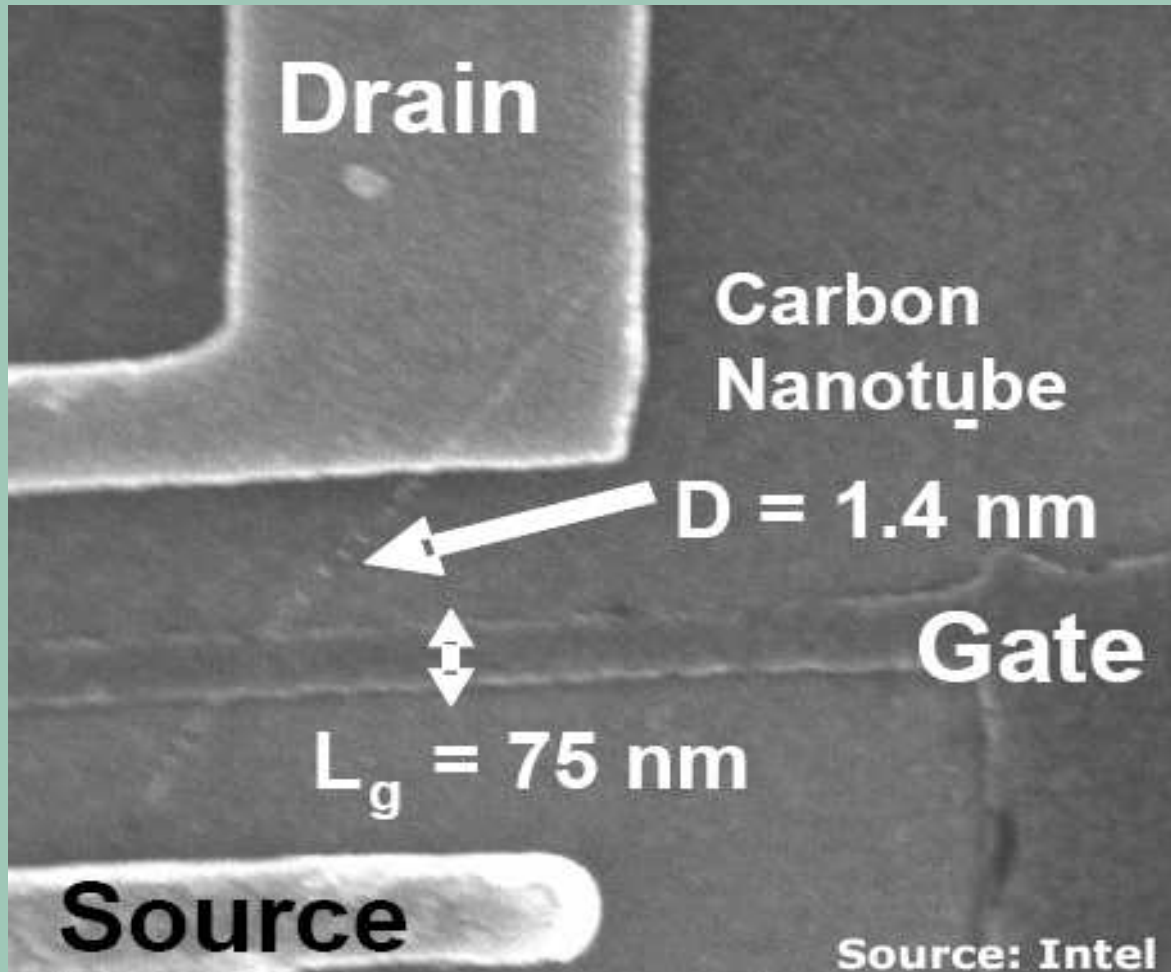
2D vs. 3D



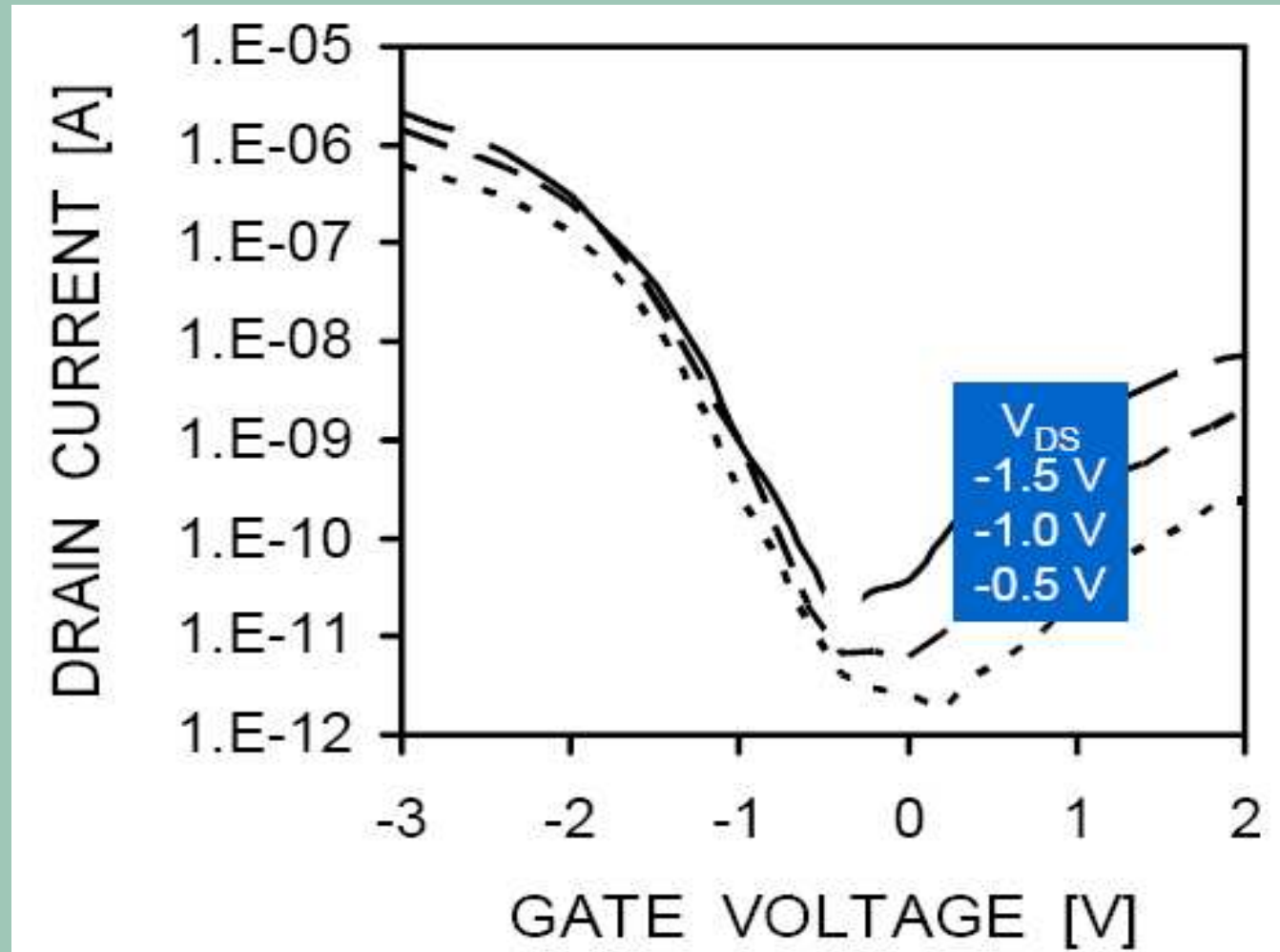
MOSFET: InSb vs. Si



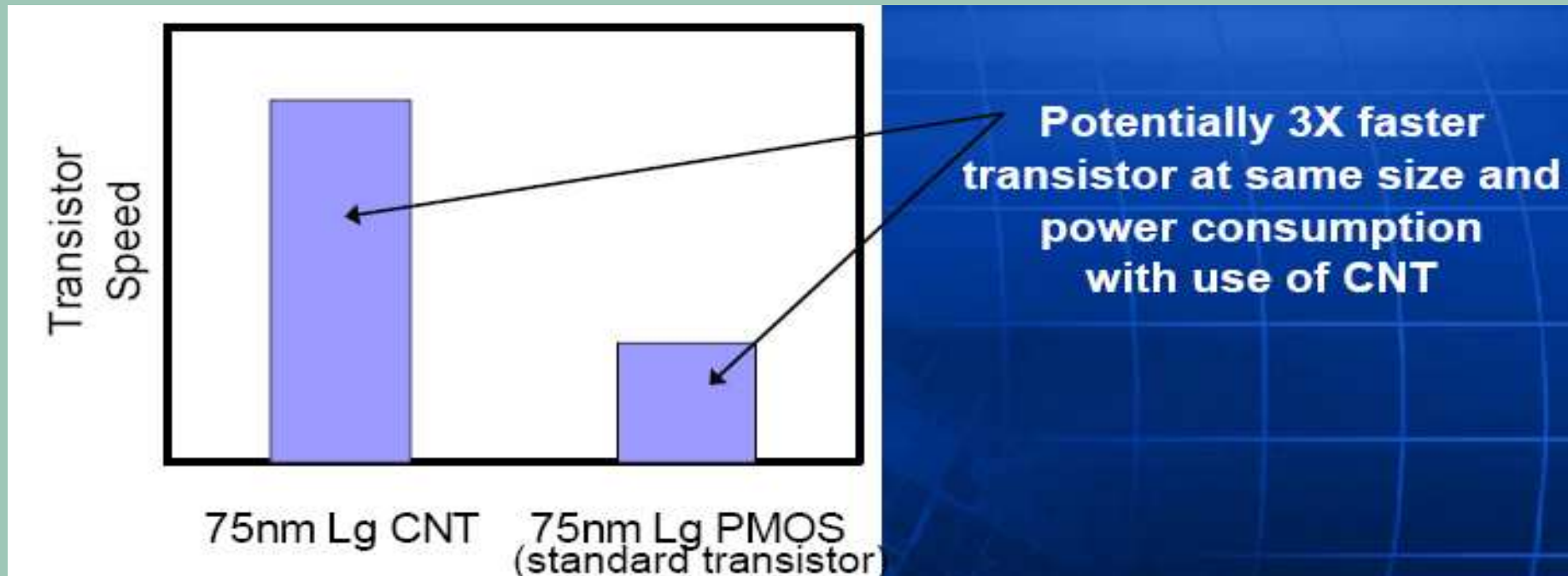
Uhlíkové nanotrubky



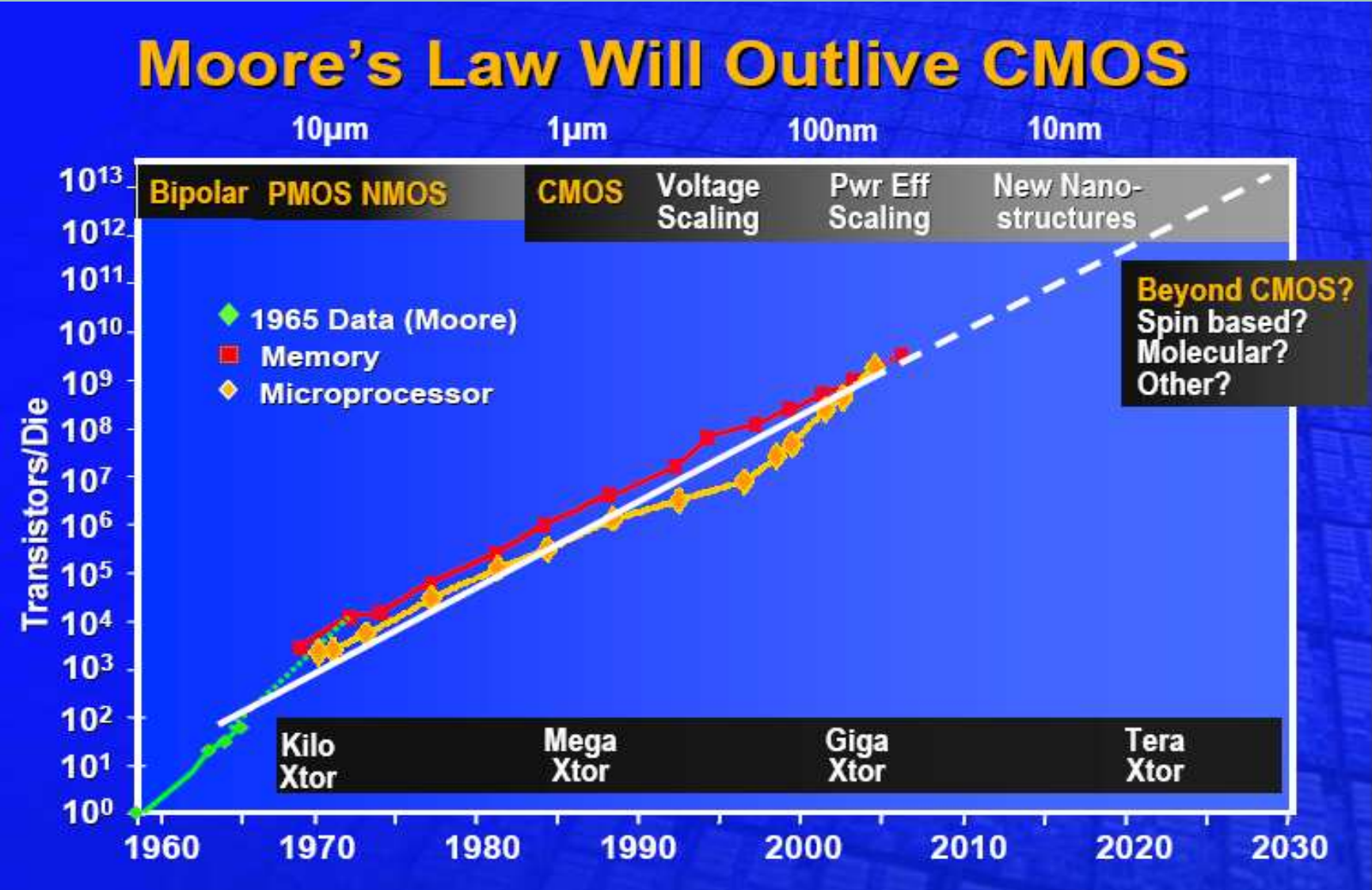
Uhlíkové nanotrubky: velmi dobré spínací charakteristiky



Uhlíkové nanotrubky:
značný potenciál, ale ...



Názor v Intelu:



Závěrem

Počty atomů, potřebné k realizaci spolehlivé funkce struktur, znamenají jistotu v dosažení hranice zmenšování.

Na konci roku 2006 je vyhlídka na zhruba 15 let pokračování dosavadního trendu polovodičových technologií.

Potom: „Tam dole je hodně místa“ (Feynman).